## (19)日本国特許庁(JP)

# (12) 公開特許公報(A)

(11)特許出願公開番号 特開2002-215064 (P2002-215064A)

(43)公開日 平成14年7月31日(2002.7.31)

(51) Int.Cl.7	識別記号		<b>F</b> I	<b>F</b> I		テーマコード(参考)	
G09F	9/30	338	G09F	9/30	3 3 8	2H092	
		3 4 9			349C	5 C O 9 4	
G02F	1/1368		G 0 2 F	1/136	500	5 F 1 1 0	
H01L	29/786		H01L	29/78	6 1 2 C		
					619B		
			審查請	水 未請求	請求項の数19 〇]	2 (全 17 頁)	

(21)出願番号 特!

特願2001-14353(P2001-14353)

(22)出願日

平成13年1月23日(2001.1.23)

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 佐藤 尚

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74)代理人 100095728

弁理士 上柳 雅誉 (外1名)

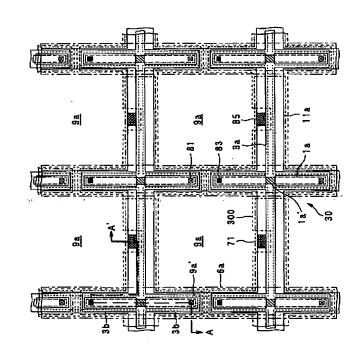
最終頁に続く

## (54) 【発明の名称】 電気光学装置

#### (57)【要約】

を高め、明るく高品位の画像表示を行えるようにする。 【解決手段】 電気光学装置は、TFTアレイ基板(1 0)上に、画素電極(9 a)と、これに接続されたTFT(30)と、これに接続された走査線(3 a)と、少なくともチャネル領域を上側から覆う内蔵遮光膜(300、6 a)とを備える。走査線は、TFTのチャネル領域の長手方向に交わる方向に延びると共に平面的に見てチャネル領域に重なるTFTのゲート電極を含む本体部と、チャネル領域から走査線に沿った方向に所定距離だけ外れた個所における走査線の本線部からTFTの半導体層を包囲するように延設された包囲部(3 b)とを有する。更に、走査線は、基板側に突出する突出部(3 c)を有する。

【課題】 液晶装置等の電気光学装置において、耐光性



#### 【特許請求の範囲】

基板上に、 【請求項1】

画素電極と、

該画素電極に接続されており、チャネル領域を含むと共 に第1方向に長手状に延びる半導体層を有する薄膜トラ

該薄膜トランジスタに接続された走査線と、

少なくとも前記チャネル領域を上側から覆う内蔵遮光膜 とを備えており、

前記走査線は、前記チャネル領域にゲート絶縁膜を介し て対向配置された前記薄膜トランジスタのゲート電極を 含むと共に平面的に見て前記第1方向と交差する第2方 向に延びる本線部を有し、平面的に見て前記チャネル領 域から前記第2方向に所定距離だけ外れた個所における 前記本線部から前記半導体層を包囲するように延設され た包囲部を有することを特徴とする電気光学装置。

【請求項2】 前記包囲部は、平面的に見て前記半導体 層のソース領域を包囲する第1包囲部と、平面的に見て 前記半導体層のドレイン領域を包囲する第2包囲部とを 含むことを特徴とする請求項1に記載の電気光学装置。

【請求項3】 前記半導体層のソース領域の一部及びド レイン領域の一部は夫々、コンタクトホール開孔領域と されており、

前記包囲部は、前記コンタクトホール開孔領域を含めて 前記半導体層を包囲することを特徴とする請求項1又は 2に記載の電気光学装置。

【請求項4】 前記ソース領域及び前記ドレイン領域の うち少なくとも一方は、前記コンタクトホール開孔領域 を含めて、前記チャネル領域の幅と同一幅に形成されて いることを特徴とする請求項3に記載の電気光学装置。

【請求項5】 前記基板上に、少なくとも前記チャネル 領域を下側から覆う下側遮光膜を更に備えたことを特徴 とする請求項1から4のいずれか一項に記載の電気光学 装置。

【請求項6】 前記走査線は、前記チャネル領域から前 記第2方向に所定距離だけ外れた個所における前記本線 部から、前記基板の垂直方向に突出した突出部を更に有 することを特徴とする請求項1から4のいずれか一項に 記載の電気光学装置。

【請求項7】 前記走査線は、前記包囲部から、前記基 板の垂直方向に突出した突出部を更に有することを特徴 とする請求項6に記載の電気光学装置。

【請求項8】 前記基板上に、少なくとも前記チャネル 領域を下側から覆う下側遮光膜を更に備えており、

前記突出部は、その先端側において前記下側遮光膜に接 触していることを特徴とする請求項6又は7に記載の電 気光学装置。

【請求項9】 前記基板上に、少なくとも前記チャネル 領域を下側から覆う下側遮光膜を更に備えており、

特徴とする請求項6又は7に記載の電気光学装置。

【請求項10】 平面的に見て前記上側遮光膜は前記下 側遮光膜より輪郭が大きく且つ前記下側遮光膜は前記包 囲部よりも輪郭が大きいことを特徴とする請求項1から 5、8及び9のいずれか一項に記載の電気光学装置。

【請求項11】 基板上に、

画素電極と、

該画素電極に接続されており、チャネル領域を含むと共 に第1方向に長手状に延びる半導体層を有する薄膜トラ ンジスタと、

該薄膜トランジスタに接続された走査線と、

少なくとも前記チャネル領域を上側から覆う内蔵遮光膜 とを備えており、

前記走査線は、前記チャネル領域にゲート絶縁膜を介し て対向配置された前記薄膜トランジスタのゲート電極を 含むと共に平面的に見て前記第1方向と交差する第2方 向に延びる本線部を有し、平面的に見て前記チャネル領 域から前記第2方向に所定距離だけ外れた個所における 前記本線部から下方に突出した突出部を有することを特 徴とする電気光学装置。

【請求項12】 前記突出部は、前記走査線の下側に位 置する層間絶縁膜に掘られた溝内に形成されていること を特徴とする請求項11に記載の電気光学装置。

前記基板上に、少なくとも前記チャネ 【請求項13】 ル領域を下側から覆う下側遮光膜を更に備えており、 前記突出部は、その先端側において前記下側遮光膜に接 触していることを特徴とする請求項11又は12に記載 の電気光学装置。

【請求項14】 下側遮光膜は、導電膜からなると共に 前記走査線に沿って延びるストライプ状に形成されたこ とを特徴とする請求項13に記載の電気光学装置。

【請求項15】 下側遮光膜は、絶縁膜からなると共に 前記走査線に沿って延びる部分とこれに交差して延びる 部分とを含む格子状に形成されたことを特徴とする請求 項13に記載の電気光学装置。

【請求項16】 前記基板上に、少なくとも前記チャネ ル領域を下側から覆う下側遮光膜を更に備えており、 前記突出部は、前記下側遮光膜に接触していないことを 特徴とする請求項11に記載の電気光学装置。

【請求項17】 前記走査線は、光吸収層と遮光層とを 含む積層体からなることを特徴とする請求項1から16 のいずれか一項に記載の電気光学装置。

【請求項18】 前記光吸収層は、導電性のポリシリコ ン膜からなり、前記遮光層は、導電性の高融点金属を含 む金属膜からなることを特徴とする請求項17に記載の 電気光学装置。

【請求項19】 基板上に、

画素電極と、

該画素電極に接続されており、チャネル領域を含むと共 前記突出部は、前記下側遮光膜に接触していないことを 50 に第1方向に長手状に延びる半導体層を有する薄膜トラ

ンジスタと、

該薄膜トランジスタの半導体層の前記チャネル領域にゲート絶縁膜を介して対向配置された前記薄膜トランジスタのゲート電極を含むと共に平面的に見て前記第1方向と交差する第2方向に延びる走査線と、

平面的に見て前記チャネル領域から前記第2方向に所定 距離だけ外れた個所から、前記半導体層を包囲するよう に延設された遮光部とを備えたことを特徴とする電気光 学装置。

#### 【発明の詳細な説明】

#### [0001]

【発明の属する技術分野】本発明は、アクティブマトリクス駆動方式の電気光学装置の技術分野に属し、特に画素スイッチング用の薄膜トランジスタ(Thin Film Transistor:以下適宜、TFTと称す)を、基板上の積層構造中に備えた形式の電気光学装置の技術分野に属する。

#### [0002]

【背景技術】TFTアクティブマトリクス駆動形式の電 気光学装置では、各画素に設けられた画素スイッチング 用TFTのチャネル領域に入射光が照射されると光によ る励起で光リーク電流が発生してTFTの特性が変化す る。特に、プロジェクタのライトバルブ用の電気光学装 置の場合には、入射光の強度が高いため、TFTのチャ ネル領域やその周辺領域に対する入射光の遮光を行うこ とは重要となる。そこで従来は、対向基板に設けられた 各画素の開口領域を規定する遮光膜により、或いはTF Tアレイ基板上においてTFTの上を通過すると共にA 1 (アルミニウム) 等の金属膜からなるデータ線によ り、係るチャネル領域やその周辺領域を遮光するように 構成されている。更に、TFTアレイ基板上のTFTの 下側に対向する位置にも、例えば高融点金属からなる遮 光膜を設けることがある。このようにTFTの下側にも 遮光膜を設ければ、TFTアレイ基板側からの裏面反射 光や、複数の電気光学装置をプリズム等を介して組み合 わせて一つの光学系を構成する場合に他の電気光学装置 からプリズム等を突き抜けてくる投射光などの戻り光 が、当該電気光学装置のTFTに入射するのを未然に防 ぐことができる。

## [0003]

【発明が解決しようとする課題】しかしながら、上述した各種遮光技術によれば、以下の問題点がある。

【0004】即ち、先ず対向基板上やTFTアレイ基板上に遮光膜を形成する技術によれば、遮光膜とチャネル領域との間は、3次元的に見て例えば液晶層、電極、層間絶縁膜等を介してかなり離間しており、両者間へ斜めに入射する光に対する遮光が十分ではない。特にプロジェクタのライトバルブとして用いられる小型の電気光学装置においては、入射光は光源からの光をレンズで絞った光束であり、斜めに入射する成分を無視し得ない程に(例えば、基板に垂直な方向から10度から15度程度

4

傾いた成分を10%程度)含んでいるので、このような 斜めの入射光に対する遮光が十分でないことは実践上問 題となる。

【0005】加えて、遮光膜のない領域から電気光学装置内に侵入した光、または一度電気光学装置を通過した後に反射して戻ってくる光が、基板の上面或いは基板の上面に形成された遮光膜の上面やデータ線の下面(即ち、チャネル領域に面する側の内面)で反射された後に、係る反射光或いはこれが更に基板の上面或いは遮光10 膜やデータ線の内面で反射された多重反射光が最終的にTFTのチャネル領域に到達してしまう場合もある。

【0006】特に近年の表示画像の高品位化という一般的要請に沿うべく電気光学装置の高精細化或いは画素ピッチの微細化を図るに連れて、更に明るい画像を表示すべく入射光の光強度を高めるに連れて、上述した従来の各種遮光技術によれば、十分な遮光を施すのがより困難となり、TFTのトランジスタ特性の変化により、フリッカ等が生じて、表示画像の品位が低下してしまうという問題点がある。

【0007】尚、このような耐光性を高めるためには、 遮光膜の形成領域を広げればよいようにも考えられる が、遮光膜の形成領域を広げてしまったのでは、表示画 像の明るさを向上させるべく各画素の開口率を高めるこ とが根本的に困難になるという問題点が生じる。更に上 述の如くTFTの下側の遮光膜やデータ線等からなるT FTの上側の遮光膜等の存在により、斜め光に起因した 内面反射や多重反射光が発生することに鑑みればむやみ に遮光膜の形成領域を広げたのでは、このような内面反 射光や多重反射光の増大を招くという解決困難な問題点 もある。

【0008】本発明は上述の問題点に鑑みなされたものであり、耐光性に優れており、明るく高品位の画像表示が可能な電気光学装置を提供することを課題とする。

#### [0009]

【課題を解決するための手段】本発明の第1電気光学装置は上記課題を解決するために、基板上に、画素電極と、該画素電極に接続されており、チャネル領域を含むと共に第1方向に長手状に延びる半導体層を有する薄膜トランジスタと、該薄膜トランジスタに接続された走査線と、少なくとも前記チャネル領域を上側から覆う内蔵遮光膜とを備えており、前記走査線は、前記チャネル領域にゲート絶縁膜を介して対向配置された前記薄膜トランジスタのゲート電極を含むと共に平面的に見て前記第1方向と交差する第2方向に延びる本線部を有し、平面的に見て前記チャネル領域から前記第2方向に所定距離だけ外れた個所における前記本線部から前記半導体層を包囲するように延設された包囲部を有する。

【00-1-0】本発明の第1電気光学装置によれば、画素電極をこれに接続された薄膜トランジスタによりスイッチング制御することにより、アクティブマトリクス駆動

方式による駆動を行なえる。そして、内蔵遮光膜は、少 なくともチャネル領域を上側から覆う。更に、走査線 は、平面的に見てチャネル領域から第2方向に所定距離 だけ外れた個所における本線部から半導体層を包囲する ように延設された包囲部を有する。従って、基板面に対 して斜めに進行する入射光及び戻り光、並びにこれらに 基づく内面反射光及び多重反射光などの斜めの光が、チ ャネル領域及びチャネル隣接領域に入射するのを、走査 線のうちゲート電極を含む本体部だけでなく、特に包囲 部による光吸収或いは光反射により、少なくとも部分的 10 に阻止できる。この際特に、チャネル領域やチャネル隣 接領域からの層間距離が非常に小さい位置(即ち、一般 にゲート絶縁膜の厚みだけ離れた層間位置)に配置され る包囲部により遮光を行なうことで、且つ包囲部により いずれの方向に傾斜した光に対しても遮光を行なうこと で、非常に効果的に当該遮光を行なえる。

【0011】この結果、本発明の第1電気光学装置によれば、耐光性を高めることが可能となり、強力な入射光や戻り光が入射するような過酷な条件下にあっても光リーク電流の低減された薄膜トランジスタにより画素電極 20を良好にスイッチング制御でき、最終的には本発明により、明るく高コントラストの画像を表示可能となる。

【0012】尚、このような技術的効果に鑑み、本発明において「平面的に見て半導体層を包囲する」とは、平面的に見て半導体層の周囲に途切れなく延びるように包囲部を形成する意味の他、平面的に見て半導体層の周囲においてチャネル領域の下側からの光を多少なりとも遮光(反射或いは吸収)する限りにおいて、半導体層の周囲に若干の途切れを持って又は断続的に包囲部を形成する若しくは島状に点在する包囲部を形成する場合も含む広い意味である。

【0013】本発明の第1電気光学装置の一態様では、 前記包囲部は、平面的に見て前記半導体層のソース領域 を包囲する第1包囲部と、平面的に見て前記半導体層の ドレイン領域を包囲する第2包囲部とを含む。

【0014】この態様によれば、チャネル領域の真上には走査線の本線部があり、そのソース領域側では第1包囲部による遮光が行なわれ、そのドレイン領域側では第2包囲部による遮光が行なわれる。従って、半導体層のうちソース領域からチャネル領域を介してドレイン領域に至る、チャネル領域を中心とする比較的広範な領域を包囲部によりグルリと覆うことができる。この結果、基板面に対していずれかの方向から斜めに進行する光(即ち、斜めの入射光、戻り光、内面反射光、多重反射光など)が、チャネル領域及びチャネル隣接領域に入射するのを、第1及び第2包囲部による光吸収或いは光反射により、少なくとも部分的に阻止できる。

- 【0015】-本発明の第1-電気光学装置の他の態様で ----は、前記半導体層のソース領域の一部及びドレイン領域 の一部は夫々、コンタクトホール開孔領域とされてお り、前記包囲部は、前記コンタクトホール開孔領域を含めて前記半導体層を包囲する。

【0016】この態様によれば、半導体層のソース領域やドレイン領域を、例えばデータ線、画素電極又は蓄積容量若しくはそれらに至る中継配線や中継層に、コンタクトホールを介して接続できる。そしてこの際特に、包囲部により、コンタクトホール開孔領域の周囲における遮光性能を向上させ得る。よって、コンタクトホールが設けられていても、信頼性の高い遮光を行なえる。

【0017】この態様では、前記ソース領域及び前記ドレイン領域のうち少なくとも一方は、前記コンタクトホール開孔領域を含めて、前記チャネル領域の幅と同一幅に形成されてもよい。

【0018】このように構成すれば、コンタクトホール 開孔領域を含めてチャネル領域と同一幅のソース領域や ドレイン領域を、これらに平面的に見て比較的近接した 位置において平面形状が矩形の包囲部によりグルリと覆 うことができる。

【0019】本発明の第1電気光学装置の他の態様では、前記基板上に、少なくとも前記チャネル領域を下側から覆う下側遮光膜を更に備える。

【0020】この態様によれば、比較的層間距離の小さい下側遮光膜と遮光膜として機能する走査線の包囲部や本体部との間に、チャネル隣接領域やチャネル領域を挟持する構成が得られる。このため、いずれかの方向に傾斜する斜めの光に対して非常に高い遮光性能が得られる。

【0021】本発明の第1電気光学装置の他の態様では、前記走査線は、前記チャネル領域から前記第2方向に所定距離だけ外れた個所における前記本線部から、前記基板の垂直方向に突出した突出部を更に有する。

【0022】この態様によれば、本線部は、基板の垂直 方向に突出した突出部を含むので、チャネル領域を、突 出部を含む本線部により立体的に覆うことが可能とな り、遮光性能を一層高められる。特に走査線がチャネル 領域の上側に位置する所謂トップゲート型の場合には、 突出部を含む本線部によりチャネル領域を上側から立体 的に覆う構成が得られる。

【0023】尚、包囲部に係る所定距離と、突出部に所定距離とは、同じでもよいし、異なってもよい。

【0024】この突出部を有する態様では、前記走査線は、前記包囲部から、前記基板の垂直方向に突出した突出部を更に有してもよい。

【0025】このように構成すれば、本線部の突出部及び包囲部の突出部により、チャネル領域を立体的に覆うことが可能となり、遮光性能を一層高められる。特に走査線がチャネル領域の上側に位置する所謂トップゲート型の場合には、突出部を夫々含む本線部及び包囲部によりチャネル領域を上側から立体的に覆う構成が得られ

る。尚、これらの突出部は、連続的に突出していてもよ

いし、別々に突出していてもよい。

【0026】この突出部を有する態様では、前記基板上に、少なくとも前記チャネル領域を下側から覆う下側遮 光膜を更に備えており、前記突出部は、その先端側において前記下側遮光膜に接触しているように構成してもよい

【0027】このように構成すれば、比較的層間距離の小さい下側遮光膜と遮光膜として機能する走査線の包囲部や本体部との間に、チャネル隣接領域やチャネル領域を挟持する構成が得られる。しかも、チャネル隣接領域やチャネル領域が存在する、下側遮光膜と走査線の包囲部及び本体部との間の空間は、突出部により少なくとも部分的に閉じられた空間とされている。このため、いずれかの方向に傾斜する斜めの光に対して非常に高い遮光性能が得られる。

【0028】或いは、この突出部を有する態様では、前 記基板上に、少なくとも前記チャネル領域を下側から覆 う下側遮光膜を更に備えており、前記突出部は、前記下 側遮光膜に接触していないように構成してもよい。

【0029】このように構成すれば、比較的層間距離の小さい下側遮光膜と遮光膜として機能する走査線の包囲部や本体部との間に、チャネル隣接領域やチャネル領域を挟持する構成が得られる。しかも、チャネル隣接領域やチャネル領域が存在する、下側遮光膜と走査線の包囲部及び本体部との間の空間は、突出部により部分的に閉じられた空間とされている。このため、いずれかの方向に傾斜する斜めの光に対して非常に高い遮光性能が得られる。

【0030】尚、このように下側遮光膜と走査線とを接触させない構成を採用する場合には、下側遮光膜の導電 30性によらずに、下側遮光膜の電位変動による悪影響 (例えば、薄膜トランジスタに対する悪影響) を未然防止できる。

【0031】本発明の第1電気光学装置の他の態様では、平面的に見て前記上側遮光膜は前記下側遮光膜より輪郭が大きく且つ前記下側遮光膜は前記包囲部よりも輪郭が大きい。

【0032】この態様によれば、上側遮光膜が下側遮光膜より輪郭が大きいので、上方から入射した光のうち、上側遮光膜の脇を抜けて下側遮光膜の上面で反射する成分を低減できる。即ち、上方からの入射光からなる内面反射光或いは多重反射光を極力低減できる。他方、下側遮光膜は包囲部よりも輪郭が大きいので、下方から入射した光のうち、下側遮光膜の脇を抜けて包囲部に入射する成分を極力低減できる。そして、下方から入射した光のうち、下側遮光膜の脇を抜けて上側遮光膜の下面で反射する成分(即ち、戻り光からなる内面反射光或いは多重反射光)については、包囲部により低減できる。従って、最終的には遮光性能を非常に高められる。

【0033】本発明の第2電気光学装置は上記課題を解

Я

決するために、基板上に、画素電極と、該画素電極に接続されており、チャネル領域を含むと共に第1方向に長手状に延びる半導体層を有する薄膜トランジスタと、該薄膜トランジスタに接続された走査線と、少なくとも前記チャネル領域を上側から覆う内蔵遮光膜とを備えており、前記走査線は、前記チャネル領域にゲート絶縁膜を介して対向配置された前記薄膜トランジスタのゲート電極を含むと共に平面的に見て前記第1方向と交差する第2方向に延びる本線部を有し、平面的に見て前記チャネル領域から前記第2方向に所定距離だけ外れた個所における前記本線部から下方に突出した突出部を有する。

【0034】本発明の第2電気光学装置によれば、画素 電極をこれに接続された薄膜トランジスタによりスイッ チング制御することにより、アクティブマトリクス駆動 方式による駆動を行なえる。そして、内蔵遮光膜は、少 なくともチャネル領域を上側から覆う。更に、走査線 は、平面的に見てチャネル領域から前記第2方向に所定 距離だけ外れた個所における本線部から下方に突出した 突出部を有する。従って、基板面に対して斜めに進行す る入射光及び戻り光、並びにこれらに基づく内面反射光 及び多重反射光などの斜めの光が、チャネル領域及びチ ャネル隣接領域に入射するのを、走査線のうちゲート電 極を含む本体部だけでなく、特に突出部による光吸収或 いは光反射により、少なくとも部分的に阻止できる。こ の際特に、チャネル領域やチャネル隣接領域に近接した 位置において本線部及び突出部により、当該チャネル領 域やチャネル隣接領域を立体的に遮光するので、非常に 効果的に当該遮光を行なえる。

【0035】この結果、本発明の第2電気光学装置によれば、耐光性を高めることが可能となり、強力な入射光で や戻り光が入射するような過酷な条件下にあっても光リーク電流の低減された薄膜トランジスタにより画素電極を良好にスイッチング制御でき、最終的には本発明により、明るく高コントラストの画像を表示可能となる。

【0036】本発明の第2電気光学装置の一態様では、 前記突出部は、前記走査線の下側に位置する層間絶縁膜 に掘られた溝内に形成されている。

【0037】この態様によれば、突出部を設けるべき個所における層間絶縁膜に溝を掘った後に、導電膜を積層することで走査線を形成すれば、突出部を容易に形成で…。 きる。

【0038】本発明の第2電気光学装置の他の態様では、前記基板上に、少なくとも前記チャネル領域を下側から覆う下側遮光膜を更に備えており、前記突出部は、その先端側において前記下側遮光膜に接触しているように構成してもよい。

【0039】このように構成すれば、比較的層間距離の小さい下側遮光膜と遮光膜として機能する走査線の本体・部との間に、チャネル隣接領域やチャネル領域を挟持する構成が得られる。しかも、チャネル隣接領域やチャネ

ル領域が存在する、下側遮光膜と走査線の本体部との間の空間は、突出部により少なくとも部分的に閉じられた空間とされている。このため、いずれかの方向に傾斜する斜めの光に対して非常に高い遮光性能が得られる。

【0040】この態様では、下側遮光膜は、導電膜からなると共に前記走査線に沿って延びるストライプ状に形成されてもよい。

【0041】このように構成すれば、下側遮光膜を走査 線の冗長配線として利用できる。この結果、走査線の低 抵抗化を図ることが可能となると共に走査線が部分的に 断線しても装置の不良化を効果的に阻止できる。

【0042】或いはこの態様では、下側遮光膜は、絶縁膜からなると共に前記走査線に沿って延びる部分とこれに交差して延びる部分とを含む格子状に形成されてもよい。

【0043】このように構成すれば、下側遮光膜が絶縁膜からなるので、下側遮光膜の電位変動による悪影響 (例えば、薄膜トランジスタに対する悪影響)を未然防止できる。そして、格子状の下側遮光膜により、走査線に沿った方向及び走査線に交差する方向の両者について、遮光性能を一層高められる。

【0044】本発明の第2電気光学装置の他の態様では、前記基板上に、少なくとも前記チャネル領域を下側から覆う下側遮光膜を更に備えており、前記突出部は、前記下側遮光膜に接触していないように構成してもよい。

【0045】このように構成すれば、比較的層間距離の小さい下側遮光膜と遮光膜として機能する走査線の本体部との間に、チャネル隣接領域やチャネル領域を挟持する構成が得られる。しかも、チャネル隣接領域やチャネ30ル領域が存在する、下側遮光膜と走査線の本体部との間の空間は、突出部により部分的に閉じられた空間とされている。このため、いずれかの方向に傾斜する斜めの光に対して非常に高い遮光性能が得られる。

【0046】尚、このように下側遮光膜と走査線とを接触させない構成を採用する場合には、下側遮光膜の導電性によらずに、下側遮光膜の電位変動による悪影響(例えば、薄膜トランジスタに対する悪影響)を未然防止できる。この際、下側遮光膜は、格子状でもストライプ状でもよい。

【0047】本発明の第1又は第2電気光学装置の他の 態様では、前記走査線は、光吸収層と遮光層とを含む積 層体からなる。

【0048】この態様によれば、積層体からなる走査線により、ゲート電極或いは走査線本来の機能を殆ど低下させること無く、その本線部及び突出部により遮光性能を高めることが可能となる。

【0049】この態様では、前記光吸収層は、導電性のポリシリコン膜からなり、前記遮光層は、導電性の高融 点金属を含む金属膜からなるように構成してもよい。 10

【0050】このように構成すれば、積層体からなる走査線のうち導電性のポリシリコン膜により、ゲート電極を良好に機能させることができる。他方、積層体からなる走査線のうち導電性のポリシリコン膜及び導電性の金属膜により、走査線を配線として良好に機能させることができる。そして同時に、積層体からなる走査線により、遮光性能を高められる。

【0051】本発明の第3電気光学装置は上記課題を解決するために、基板上に、画素電極と、該画素電極に接続されており、チャネル領域を含むと共に第1方向に長手状に延びる半導体層を有する薄膜トランジスタと、該薄膜トランジスタの半導体層の前記チャネル領域にゲート絶縁膜を介して対向配置された前記薄膜トランジスタのゲート電極を含むと共に平面的に見て前記第1方向と交差する第2方向に延びる走査線と、平面的に見て前記チャネル領域から前記第2方向に所定距離だけ外れた個所から、前記半導体層を包囲するように延設された遮光部とを備える。

【0052】本発明の第3電気光学装置によれば、画素 電極をこれに接続された薄膜トランジスタによりスイッ チング制御することにより、アクティブマトリクス駆動 方式による駆動を行なえる。そして、平面的に見てチャ ネル領域から第2方向に所定距離だけ外れた個所から、 半導体層を包囲するように延設された遮光部を有するの で、基板面に対して斜めに進行する入射光及び戻り光、 並びにこれらに基づく内面反射光及び多重反射光などの 斜めの光が、チャネル領域及びチャネル隣接領域に入射 するのを、特に遮光部による光吸収或いは光反射によ り、少なくとも部分的に阻止できる。この際特に、チャ ネル領域やチャネル隣接領域からの層間距離が非常に小 さい位置に配置される遮光部により遮光を行なうこと で、且つ遮光部によりいずれの方向に傾斜した光に対し ても遮光を行なうことで、非常に効果的に当該遮光を行 なえる。

【0053】この結果、本発明の第3電気光学装置によれば、耐光性を高めることが可能となり、強力な入射光や戻り光が入射するような過酷な条件下にあっても光リーク電流の低減された薄膜トランジスタにより画素電極を良好にスイッチング制御でき、最終的には本発明により、明るく高コントラストの画像を表示可能となる。

【0054】尚、本発明では上述した第1電気光学装置の各種態様と、上述した第2電気光学装置の各種態様とを、更には上述した第3電気光学装置とを、任意に組み合わせてもよい。

【0055】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされる。

#### [0056]

【発明の実施の形態】以下、本発明の実施形態を図面に基づいて説明する。以下の実施形態は、本発明の電気光学装置を液晶装置に適用したものである。

【0057】(第1実施形態) 先ず本発明の第1実施形態における電気光学装置の画素部における構成について、図1から図3を参照して説明する。図1は、電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。図2は、データ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。図3は、図2のA-A、断面図である。尚、図3においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0058】図1において、本実施形態における電気光 学装置の画像表示領域を構成するマトリクス状に形成さ れた複数の画素には夫々、画素電極9aと当該画素電極 9aをスイッチング制御するためのTFT30とが形成 されており、画像信号が供給されるデータ線 6 a が当該 TFT30のソースに電気的に接続されている。データ 線6aに書き込む画像信号S1、S2、…、Snは、こ の順に線順次に供給しても構わないし、相隣接する複数 のデータ線6a同士に対して、グループ毎に供給するよ うにしても良い。また、TFT30のゲートに走査線3 a が電気的に接続されており、所定のタイミングで、走 査線3aにパルス的に走査信号G1、G2、…、Gm を、この順に線順次で印加するように構成されている。 画素電極9aは、TFT30のドレインに電気的に接続 されており、スイッチング素子であるTFT30を一定 期間だけそのスイッチを閉じることにより、データ線6 aから供給される画像信号S1、S2、…、Snを所定 のタイミングで書き込む。画素電極 9 a を介して電気光 学物質の一例としての液晶に書き込まれた所定レベルの 画像信号S1、S2、…、Snは、後述する対向基板に 形成された対向電極との間で一定期間保持される。液晶 は、印加される電圧レベルにより分子集合の配向や秩序 が変化することにより、光を変調し、階調表示を可能に する。ノーマリーホワイトモードであれば、各画素の単 位で印加された電圧に応じて入射光に対する透過率が減 少し、ノーマリーブラックモードであれば、各画素の単 位で印加された電圧に応じて入射光に対する透過率が増 加され、全体として電気光学装置からは画像信号に応じ た画像信号がリークするのを防ぐために、画素電極9 a と対向電極との間に形成される液晶容量と並列に蓄積容 量70を付加する。

【0060】また、半導体層1aのうち図中右上がりの 斜線領域で示したチャネル領域1a'に対向するように 50 12

走査線3aが配置されており、走査線3aはゲート電極として機能する。

【0061】特に、本実施形態では、走査線3aは、図中左右に直線状に延びるその本線部から、当該チャネル領域1a'を含む半導体層1aの周囲をグルリと包囲するように、各TFT30のソース側(図2中各TFTの下側)及びドレイン側(図2中各TFT30の上側)に夫々、包囲部3bが延設されている。即ち、本実施形態では走査線3aの一部が、包囲部3bとして延設されている。この包囲部3bの構成及び作用効果については、後に図4から図6を参照して詳述する。

【0062】このように、走査線3aとデータ線6aとの交差する個所には夫々、チャネル領域1a'に走査線3aの本線部がゲート電極として対向配置された画素スイッチング用のTFT30が設けられている。

【0063】図2及び図3に示すように、蓄積容量70は、TFT30の高濃度ドレイン領域1e及び画素電極9aに接続された画素電位側容量電極としての中継層71と、固定電位側容量電極としての容量線300の一部とが、誘電体膜75を介して対向配置されることにより形成されている。

【0064】容量線300は、例えば金属又は合金を含む導電性の遮光膜からなり上側遮光膜(内蔵遮光膜)の一例を構成すると共に固定電位側容量電極としても機能する。容量線300は、例えば、Ti(チタン)、Cr(クロム)、W(タングステン)、Ta(タンタル)、Mo(モリブデン)、Pb(鉛)等の高融点金属のうちの少なくとも一つを含む、金属単体、合金、金属シリサイド、ポリシリサイド、これらを積層したもの等からなる。但し、容量線300は、例えば導電性のポリシリコン膜等からなる第1膜と高融点金属を含む金属シリサイド膜等からなる第2膜とが積層された多層構造を持ってもよい。

が変化することにより、光を変調し、階調表示を可能にする。ノーマリーホワイトモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が減少し、ノーマリーブラックモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が増加され、全体として電気光学装置からは画像信号に応じないよりである。ここで、保持された面像信号がリークするのを防ぐために、画素電極9aと対向電極との間に形成される液晶容量と並列に蓄積容にある。 して、他に、例えば導電性のポリシリコン膜からなり画素電位側容量電極として機能する。 中継層71は、画素電位側容量電極として機能の他、上側遮光膜としての容量線300と下下T30との間に配置される光吸収層としての機能を持ち、更に、画素電極9aと対向電極との間に形成される液晶容量と並列に蓄積容に表属又は合金を含む単一層膜若しくは多層膜から構成してもよい。

【0066】容量線300は平面的に見て、走査線3aに沿ってストライプ状に伸びており、TFT30に重なる個所が図2中上下に突出している。そして、図2中縦方向に夫々延びるデータ線6aと図2中横方向に夫々延びる容量線300とが相交差して形成されることにより、TFTアレイ基板1-0上におけるTFT-30の上側に、平面的に見て格子状の上側遮光膜(内蔵遮光膜)が構成されており、各画素の開口領域を規定している。

【0067】図2及び図3に示すように、TFTアレイ 基板10上におけるTFT30の下側には、下側遮光膜 11aが格子状に設けられている。

【0068】下側遮光膜11aは、前述の如く上側遮光膜の一例を構成する容量線300と同様に、例えば、Ti、Cr、W、Ta、Mo、Pb等の高融点金属のうちの少なくとも一つを含む、金属単体、合金、金属シリサイド、ポリシリサイド、これらを積層したもの等からなる。

【0069】また図3において、容量電極としての中継層71と容量線300との間に配置される誘電体膜75は、例えば膜厚5~200nm程度の比較的薄いHTO (High Temperature Oxide) 膜、LTO (Low Temperature Oxide) 膜等の酸化シリコン膜、あるいは窒化シリコン膜等から構成される。蓄積容量70を増大させる観点からは、膜の信頼性が十分に得られる限りにおいて、誘電体膜75は薄い程良い。

【0070】また容量線300は、画素電極9aが配置された画像表示領域からその周囲に延設され、定電位源と電気的に接続されて、固定電位とされる。係る定電位20源としては、TFT30を駆動するための走査信号を走査線3aに供給するための後述の走査線駆動回路や画像信号をデータ線6aに供給するサンプリング回路を制御する後述のデータ線駆動回路に供給される正電源や負電源の定電位源でもよいし、対向基板20の対向電極21に供給される定電位でも構わない。更に、下側遮光膜11aについても、その電位変動がTFT30に対して悪影響を及ぼすことを避けるために、容量線300と同様に、画像表示領域からその周囲に延設して定電位源に接続するとよい。30

【0071】画素電極9aは、中継層71を中継することにより、コンタクトホール83及び85を介して半導体層1aのうち高濃度ドレイン領域1eに電気的に接続されている。即ち、本実施形態では、中継層71は、蓄積容量70の画素電位側容量電極としての機能及び光吸収層としての機能に加えて、画素電極9aをTFT30へ中継接続する機能を果たす。このように中継層71を利用すれば、層間距離が例えば2000nm程度に長くても、両者間を一つのコンタクトホールで接続する技術的困難性を回避しつつ比較的小径の二つ以上の直列なコンタクトホールで両者間を良好に接続でき、画素開口率を高めること可能となり、コンタクトホール開孔時におけるエッチングの突き抜け防止にも役立つ。

【0072】図2及び図3において、電気光学装置は、透明なTFTアレイ基板10と、これに対向配置される透明な対向基板20とを備えている。TFTアレイ基板10は、例えば石英基板、ガラス基板、シリコン基板からなり、対向基板20は、例えばガラス基板や石英基板からなる。

【0073】図3に示すように、TFTアレイ基板10

14

には、画素電極9 a が設けられており、その上側には、 ラビング処理等の所定の配向処理が施された配向膜16 が設けられている。画素電極9 a は例えば、ITO (In dium Tin Oxide) 膜などの透明導電性膜からなる。また 配向膜16は例えば、ポリイミド膜などの有機膜からな る。

【0074】他方、対向基板20には、その全面に渡って対向電極21が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜22が設けられている。対向電極21は例えば、ITO膜などの透明導電性膜からなる。また配向膜22は、ポリイミド膜などの有機膜からなる。

【0075】対向基板20には、格子状又はストライプ状の遮光膜を設けるようにしてもよい。このような構成を採ることで、前述の如く上側遮光膜を構成する容量線300及びデータ線6aと共に当該対向基板20上の遮光膜により、対向基板20側からの入射光がチャネル領域1a,や低濃度ソース領域1b及び低濃度ドレイン領域1cに侵入するのを、より確実に阻止できる。更に、このような対向基板20上の遮光膜は、少なくとも入射光が照射される面を高反射な膜で形成することにより、電気光学装置の温度上昇を防ぐ働きをする。尚、このように対向基板20上の遮光膜は好ましくは、平面的に見て容量線300とデータ線6aとからなる遮光層の内側に位置するように形成する。これにより、対向基板20上の遮光膜により、各画素の開口率を低めることなく、このような遮光及び温度上昇防止の効果が得られる。

【0076】このように構成された、画素電極9aと対向電極21とが対面するように配置されたTFTアレイ 基板10と対向基板20との間には、後述のシール材により囲まれた空間に電気光学物質の一例である液晶が封入され、液晶層50が形成される。液晶層50は、画素電極9aからの電界が印加されていない状態で配向膜16及び22により所定の配向状態をとる。液晶層50は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール材は、TFTアレイ基板10及び対向基板20をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのグラスファイ40...バー或いはガラスビーズ等のギャップ材が混入されてい

【0077】更に、画素スイッチング用TFT30の下には、下地絶縁膜12が設けられている。下地絶縁膜12は、下側遮光膜11aからTFT30を層間絶縁する機能の他、TFTアレイ基板10の全面に形成されることにより、TFTアレイ基板10の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用TFT30の特性の劣化を防止する機能を有する。-----

【0078】図3において、画素スイッチング用TFT 30は、LDD (Lightly Doped Drain) 構造を有して

おり、走査線3a、当該走査線3aからの電界によりチャネルが形成される半導体層1aのチャネル領域1 a、走査線3aと半導体層1aとを絶縁するゲート絶縁膜を含む絶縁膜2、半導体層1aの低濃度ソース領域

縁膜を含む絶縁膜2、半導体層1 a の低濃度ソース領域 1 b 及び低濃度ドレイン領域1 c、半導体層1 a の高濃 度ソース領域1 d 並びに高濃度ドレイン領域1 e を備え ている。

【0079】走査線3a上には、高濃度ソース領域1d へ通じるコンタクトホール81及び高濃度ドレイン領域 1eへ通じるコンタクトホール83が各々開孔された第 1層間絶縁膜41が形成されている。

【0080】第1層間絶縁膜41上には中継層71及び容量線300が形成されており、これらの上には、高濃度ソース領域1d及び中継層71~夫々通じるコンタクトホール81及びコンタクトホール85が各々開孔された第2層間絶縁膜42が形成されている。

【0081】尚、本実施形態では、第1層間絶縁膜41に対しては、1000℃の焼成を行うことにより、半導体層1aや走査線3aを構成するポリシリコン膜に注入したイオンの活性化を図ってもよい。他方、第2層間絶縁膜42に対しては、このような焼成を行わないことにより、容量線300の界面付近に生じるストレスの緩和を図るようにしてもよい。

【0082】第2層間絶縁膜42上にはデータ線6aが 形成されており、これらの上には、中継層71へ通じる コンタクトホール85が形成された第3層間絶縁膜43 が形成されている。画素電極9aは、このように構成さ れた第3層間絶縁膜43の上面に設けられている。

【0083】本実施形態では特に、図3に示したように 多数の所定パターンの導電層を積層することにより、画 素電極9aの下地面(即ち、第3層間絶縁膜43の表 面) におけるデータ線6aや走査線3aに沿った領域に 段差が生じるのを、第3層間絶縁膜43の表面を平坦化 処理することで緩和している。例えば、CMP (Chemic al Mechanical Polishing) 処理等で研磨することによ り、或いは有機SOG(Spin On Glass)を用いて平らに 形成することで緩和している。このように配線、素子等 が存在する領域と存在しない領域との間における段差を 緩和することにより、最終的には段差に起因した液晶の 配向不良等の画像不良を低減できる。但し、このように 40 第3層間絶縁膜43に平坦化処理を施すのに代えて又は 加えて、TFTアレイ基板10、下地絶縁膜12、第1 層間絶縁膜41及び第2層間絶縁膜42のうち少なくと も一つに溝を掘って、データ線6a等の配線やTFT3 0等を埋め込むことにより平坦化処理を行ってもよい。 【0084】次に、図4から図6を参照して、上述した 電気光学装置の実施形態における、走査線3aの包囲部 3.b の構成及び作用効果について詳述する。ここに図4-

は、図2のうち包囲部3bを含む走査線3a部分を、半

導体層1a (図中点線で示す) と共に抜粋して示す平面 50

16

図であり、図5は、図4のC-C'断面図であり、図6は、図4のD-D'断面図である。尚、図5及び図6においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0085】図4から図6に示すように、第1実施形態では、平面的に見てチャネル領域1 a'から走査線3 a に沿って所定距離だけ外れた個所における走査線3 a の本線部から、チャネル領域1 a 並びにコンタクトホール開孔領域(即ち、コンタクトホール83及び81が夫々開孔された領域)等を含む半導体層1 a 全体を包囲するように包囲部3 b が延設されている。

【0086】更に、図5及び図6に示すように、半導体層1aの上側には、前述の如く容量線300及びデータ線6aが上側遮光膜として構築されており、チャネル領域1a'の下側には、下側遮光膜11aが構築されている。

【0087】従って、比較的層間距離の小さい下側遮光膜11aと上側遮光膜との間に半導体層1aを挟持する構成が得られるので、基板面に垂直な光に対しては基本的に、非常に高い遮光性能が得られる。そして特に、図6に示すように、基板面に対して斜めに進行する入射光及び戻り光、並びにこれらに基づく内面反射光及び多重反射光などの斜めの光L1が発生した場合にも、その一部は、半導体層1aに到達する前段階で、走査線3aの本線部だけでなく、特に包囲部3bによる光吸収或いは光反射により低光強度の光L2にまで減衰可能となる。この際、半導体層1aからの層間距離が非常に小さい位置に配置される包囲部3bによりいずれの方向に傾斜した光L1に対しても遮光を行なうことで、非常に効果的に当該遮光を行なえる。

【0088】第1実施形態では特に、コンタクトホール81及び83が開孔されたコンタクトホール開孔領域を含めて半導体層1aを包囲するので、一般に光が漏れやすいコンタクトホール81及び83付近における遮光性能を向上させ得る。しかも、半導体層1aは、コンタクトホール開孔領域を含めて、チャネル領域1aの幅と同一幅に形成されているので、平面的に見て半導体層1aに比較的近接した位置において平面形状が矩形の包囲部3bにより半導体層1aの周囲を覆うことができる。

【0089】ここで本第1実施形態では、図2及び図3に示した如く各種遮光膜によりTFT30に対する遮光を上下から行なっているので、走査線3aに包囲部3bを設ける必要性は無いようにも考えられる。しかしながら、入射光は、基板10に対して斜め方向から入射する斜め光を含んでいる。例えば入射角が垂直から10度~15度位までずれる成分を10%程度含んでいる。更 15度位までずれる成分を10%程度含んでいる。更 に、戻り光は、一般に、より角度の付いた斜め光を含んでいる。このため、斜め光が、基板10の上面や下側遮

光膜11aの上面等で反射されて、或いは上側遮光膜の下面等で反射されて、更にこれらが当該電気光学装置内の他の界面で反射されて、内面反射光・多重反射光が生成される。従って、TFT30の上下に各種遮光膜を備えていても、両者間の隙間を介して進入する斜めの光L1(図6参照)は存在し得るので、本実施形態の如く、半導体層1aの脇で遮光を行なう包囲部3bによる遮光の効果は大きいといえる。

【0090】仮に図6に示した構成において、包囲部3bが存在しなかったとすれば、斜めの光L1は、蓄積容量70の内面で反射されて半導体層1aに到達するので、光リーク電流の発生が顕著になってしまうのである。

【0091】以上図4から図6を参照して説明したように、本実施形態の電気光学装置によれば、包囲部3bを設けることにより、耐光性を高められ、強力な入射光や戻り光が入射するような過酷な条件下にあっても光リーク電流の低減されたTFT30により画素電極9aを良好にスイッチング制御でき、最終的には、明るく高コントラストの画像を表示できる。

【0092】加えて本実施形態では、包囲部3bは、走 査線3aと同一膜から一体的になるので、包囲部3bを 形成するために、追加的な工程は不要である。

【0093】尚、以上説明した本実施形態では、包囲部3bは、各チャネル領域1a'に対しソース側及びドレイン側の両方に形成しているが、片方のみに形成しても、ある程度の類似効果が得られる。例えば、半導体層1aの周囲における配線や素子等の配置に鑑み、ソース側及びドレイン側の両方に包囲部3bを形成することが困難である場合などには、レイアウトに無理を加えるこ 30となく、片方にのみ包囲部3bを設ければよい。

【0094】更に以上説明した実施形態では、画素スイ ッチング用TFT30は、好ましくは図3に示したよう にLDD構造を持つが、低濃度ソース領域1b及び低濃 度ドレイン領域1 c に不純物の打ち込みを行わないオフ セット構造を持ってよいし、走査線3aの一部からなる ゲート電極をマスクとして高濃度で不純物を打ち込み、 自己整合的に高濃度ソース及びドレイン領域を形成する セルフアライン型のTFTであってもよい。また本実施 形態では、画素スイッチング用TFT30のゲート電極 を高濃度ソース領域1 d 及び高濃度ドレイン領域1 e 間 に1個のみ配置したシングルゲート構造としたが、これ らの間に2個以上のゲート電極を配置してもよい。この ようにデュアルゲート或いはトリプルゲート以上でTF Tを構成すれば、チャネルとソース及びドレイン領域と の接合部のリーク電流を防止でき、オフ時の電流を低減 することができる。

【0095】 (第2実施形態) 次に、本発明の第2実施 形態における電気光学装置について、図7から図10を 参照して説明する。第2実施形態における各種素子、配 50 18

線等の等価回路は、図1に示した第1実施形態の場合と同様であり、複数の画素群の平面構成についても、図2に示した第1実施形態の場合と同様である。図7は、第2実施形態における図2のAーA、断面図であり、図8は、包囲部3b、を含む走査線3a部分を、半導体層1a(図中点線で示す)及び溝12cv(図中斜線で示す)と共に抜粋して示す平面図である。図9は、図8のCーC、断面図であり、図10は、図8のDーD、断面図である。尚、図7、図9及び図10においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0096】図7から図10に示すように、下地絶縁膜12には、半導体層1aの両脇にデータ線6aに沿って溝12cvが掘られており、溝12cv内に、走査線3aの本線部及び包囲部3b'の下側から基板に向かって突出した突出部3cが設けられている。即ち、本実施形態では走査線3aの一部が、突出部3cとして延設されている。その他の構成については、上述した第1実施形態の場合と同様である。

【0097】従って第2実施形態によれば、走査線3aの本線部及び突出部3cは、基板10に向かって突出した突出部3cを含むので、チャネル領域1a、及びその隣接領域を、包囲部3aに加えて突出部3cにより立体的に覆うことが可能となり、遮光性能を一層高められる。

【0098】より具体的には、図9に示すように、基板面に対して斜めに進行する入射光及び戻り光、並びにこれらに基づく内面反射光及び多重反射光などの斜めの光L3が発生した場合にも、その一部は、半導体層1aに到達する前段階で、特に突出部3cによる光吸収或いは光反射により低光強度の光L4にまで減衰可能となる。同様に、図10に示すように、斜めの光L5が発生した場合にも、その一部は、半導体層1aに到達する前段階で、特に突出部3cによる光吸収或いは光反射により低光強度の光L6にまで減衰可能となる。この際、半導体層1aからの層間距離が非常に小さい位置に配置される包囲部3b、及び突出部3cにより遮光を行なうことで、非常に効果的に当該遮光を行なえる。

【0099】また第2実施形態によれば、突出部3cを 40. 設けるべき個所における下地絶縁膜1.2に溝12cvを 掘った後に、ポリシリコン膜等を積層することで走査線 3a及びその包囲部3b'を形成すれば、突出部3cを 容易に形成できる。

【0100】加えて、第2実施形態では、突出部3cは、下側遮光膜11aまでは到達しておらず、下側遮光膜11aに接触していない。このため、下側遮光膜11aが導電膜であっても、その電位変動が走査線3aに及ぼす悪影響を未然防止できる。

【0101】以上説明した第2実施形態では、走査線3aに対して、包囲部3b'に加えて突出部3cを設けて

いるが、包囲部3b'を削除して、直線状に延びる本線 部と、その突出部のみからなるように走査線3aを構成 してもよい。このように構成すると、包囲部がない分だ け遮光性能は低下するが、突出部が存在しない走査線の 場合と比べれば、走査線3aの本線部が突出部を有する 分だけ遮光性能は改善される。

【0102】尚、第2実施形態において、包囲部3b'の全てに沿って溝12cvを掘って、包囲部3b'の全てに渡って突出部3cを形成してもよい。

【0103】また、第2実施形態において、包囲部3b'が下地絶縁膜12上に突出するように設けられているが、下地絶縁膜12上に突出せずに下地絶縁膜12の表面よりも下側だけの突出に形成してもよい。これは、走査線3aを形成する際のフォトマスクで包囲部3b'にレジストを形成しているようにすれば容易に形成できる。尚、この構成は、本発明の全ての実施形態に採用できる。

【0104】 (第3実施形態) 次に、本発明の第3実施 形態における電気光学装置について、図11を参照して 説明する。図11は、図8のC-C' 断面に対応する個 所における第3実施形態の断面図である。

【0105】第3実施形態は、下地絶縁膜12に掘られた溝12cv'の深度が深く、走査線3aの突出部3c'の先端が下側遮光膜11aに接触している点と、下側遮光膜11a'が走査線3a毎に分断されている、例えば走査線3aに沿ったストライプ状の複数の下側遮光膜11aが設けられている点とが、上述した第2実施形態と異なり、その他の構成については第2実施形態の場合と同様である。

【0106】従って第3実施形態によれば、比較的層間 距離の小さい下側遮光膜11a'と遮光膜として機能す る走査線3aの本体部との間の空間は、突出部3c'に より少なくとも部分的に閉じられた空間とされており、 この空間の中に、半導体層1aが配置された構成が得ら れる。このため、いずれかの方向に傾斜する斜めの光に 対して非常に高い遮光性能が得られる。

【0108】(第4実施形態)次に、本発明の第4実施 形態における電気光学装置について、図12を参照して 説明する。図12は、図8のC-C'断面に対応する個 所における第4実施形態の断面図である。

【0109】第4実施形態は、走査線3aが多層膜からなる点が、上述した第3実施形態と異なり、その他の構成については第3実施形態の場合と同様である。より具体的には、走査線3aは、光吸収層としても機能する導電性のポリシリコン膜31と、高融点金属を含む導電性の金属膜からなる遮光膜32とがこの順に積層されてな 50

20

る。このため、上側からの斜めの光L7は、遮光膜32 により反射或いは吸収される。そして特に、下側からの 斜めの光L8は、ポリシリコン膜31により少なくとも 部分的に吸収される。

【0110】従って第4実施形態によれば、積層体からなる走査線3aにより、ゲート電極或いは走査線本来の機能を殆ど低下させること無く、突出部3c'及び包囲部3bにより遮光性能を高めることが可能となる。尚、第4実施形態においても、下側遮光膜11aは、導電膜からなるので走査線3aの冗長配線として利用できる。但し、下側遮光膜11aを絶縁膜から構成することも可能である。また、走査線3aを金属配線としてもよい。

【0111】(第5実施形態)次に、本発明の第5実施 形態における電気光学装置について、図13を参照して 説明する。図13は、図8のC-C'断面に対応する個 所における第4実施形態の断面図である。

【0112】第5実施形態は、走査線3aが多層膜からなる点が、上述した第3実施形態と異なり、その他の構成については第3実施形態の場合と同様である。より具体的には、走査線3aは、ゲート電極として機能し得る導電性の金属膜からなる遮光膜33と、光吸収層としても機能する導電性のポリシリコン膜34とがこの順に積層されてなる。このため特に、上側からの斜めの光9は、ポリシリコン膜34により少なくとも部分的に吸収される。そして、下側からの斜めの光10は、遮光膜33により反射或いは吸収される。

【0113】従って第5実施形態によれば、積層体からなる走査線3aにより、ゲート電極或いは走査線本来の機能を殆ど低下させること無く、突出部3c'及び包囲部3bにより遮光性能を高めることが可能となる。尚、第5実施形態においても、下側遮光膜11aは、導電膜からなるので走査線3aの冗長配線として利用できる。但し、下側遮光膜11aを絶縁膜から構成することも可能である。

【0114】尚、上述した第1から第3実施形態においても、単一層膜からなる走査線3aを、ゲート電極として機能し得る導電性の金属膜から構成してもよい。

【0115】(変形形態)次に、本発明の変形形態について、図14を参照して説明する。ここに図14

(a)、(b)、(c)、(d)、(e)及び(f)は 夫々、変形形態における包囲部3bを含む走査線3a部 分を、半導体層1a(図中点線で示す)と共に抜粋して 示す平面図である。

【0116】変形形態においては、図14(a)、

(b)、(c)及び(d)に夫々示すように、包囲部3 bは、一又は複数の個所が欠けており、平面的に見て完 全に半導体層1aを包囲していない。その他の構成につ いては上述した各種実施形態のいずれかと同様である。 このように包囲部3bが欠けていると遮光性能は低下す るが、包囲部3bが全く存在しない電気光学装置と比べ

れば、包囲部3 b.が存在する分だけ遮光性能は改善されている。

【0117】また、図14(e)に示す変形例のよう に、図14(d)の半導体層1aの幅より狭いコンタク トホール81及び83に代えて、半導体層1aに幅より も広いコンタクトホール181及び183を開孔しても よい。即ち、このように半導体層1aよりも幅広のコン タクトホール181及び183によっても、当該半導体 層1aとデータ線6a及び中継層71とを接続可能であ る。この構成によれば、コンタクトホール181及び1 83のコンタクト抵抗がある程度大きくなるが、画素ト ランジスタは駆動用トランジスタに比べ、駆動電流が多 少少なくても問題がないため、特に問題にならない。更 に、図14(f)に示す変形形態のように、このような 大きなコンタクトホール181及び183が開孔される 領域において半導体層1aに幅広部281及び283を 夫々設けるようにしてもよい。また、図14(e)及び (f) においても、周囲を囲む構成にしてもよい。ま た、その一部を切断する構成にしてもよい。同様に溝1 2 c v を形成してもよい。

【0118】尚、以上説明した第1から第2実施形態に おいては、図15(a)に示すように、平面的に見て、 データ線6a及び容量線300からなる格子状の上側遮 光膜は、格子状の下側遮光膜11aより輪郭が大きく且 つ下側遮光膜11aは包囲部3bよりも輪郭が大きいの が好ましい。或いは、以上説明した第3から第5実施形 態においては、図15(b)に示すように、平面的に見 て、データ線6 a 及び容量線300からなる格子状の上 側遮光膜は、走査線に沿って分断されたストライプ状の 下側遮光膜11a"より輪郭が大きく且つ下側遮光膜1 1 a"は包囲部3bよりも輪郭が大きいのが好ましい。 このように構成すれば、上方から入射した光のうち、上 側遮光膜の脇を抜けて下側遮光膜11a又は11a"の 上面で反射する成分を低減でき、上方からの入射光から なる内面反射光或いは多重反射光を極力低減できる。他 方、下側遮光膜11a又は11a"は包囲部3bよりも 輪郭が大きいので、下方から入射した光のうち、下側遮 光膜11a又は11a"の脇を抜けて包囲部3bに入射 する成分を極力低減できる。そして、下方から入射した 光のうち、下側遮光膜11a又は11a"の脇を抜けて 上側遮光膜の下面で反射する成分(即ち、戻り光からな る内面反射光或いは多重反射光)については、包囲部3 bにより低減できる。

【0119】(電気光学装置の全体構成)以上のように構成された各実施形態における電気光学装置の全体構成を図16及び図17を参照して説明する。尚、図16は、TFTアレイ基板10をその上に形成された各構成要素と共に対向基板20の側から見た平面図であり、図17は、図16のH-H'断面図である。

【0120】図16において、TFTアレイ基板10の

22

上には、シール材52がその縁に沿って設けられてお り、その内側に並行して、画像表示領域10aの周辺を 規定する額縁としての遮光膜53が設けられている。シ ール材52の外側の領域には、データ線6aに画像信号 を所定タイミングで供給することによりデータ線 6 a を 駆動するデータ線駆動回路101及び外部回路接続端子 102がTFTアレイ基板10の一辺に沿って設けられ ており、走査線3aに走査信号を所定タイミングで供給 することにより走査線3aを駆動する走査線駆動回路1 04が、この一辺に隣接する2辺に沿って設けられてい る。走査線3 a に供給される走査信号遅延が問題になら ないのならば、走査線駆動回路104は片側だけでも良 いことは言うまでもない。また、データ線駆動回路10 1を画像表示領域 10 a の辺に沿って両側に配列しても よい。更にTFTアレイ基板10の残る一辺には、画像 表示領域10aの両側に設けられた走査線駆動回路10 4間をつなぐための複数の配線105が設けられてい る。また、対向基板20のコーナー部の少なくとも1箇 所においては、TFTアレイ基板10と対向基板20と の間で電気的に導通をとるための導通材106が設けら れている。そして、図17に示すように、図16に示し たシール材52とほぼ同じ輪郭を持つ対向基板20が当 該シール材52によりT.F.T.アレイ基板10に固着され、 ている。

【0121】尚、TFTアレイ基板10上には、これらのデータ線駆動回路101、走査線駆動回路104等に加えて、複数のデータ線6aに画像信号を所定のタイミングで印加するサンプリング回路、複数のデータ線6aに所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該電気光学装置の品質、欠陥等を検査するための検査回路等を形成してもよい。

【0122】以上図1から図17を参照して説明した実 施形態では、データ線駆動回路101及び走査線駆動回 路104をTFTアレイ基板10の上に設ける代わり に、例えばTAB(Tape Automated bonding)基板上に 実装された駆動用LSIに、TFTアレイ基板10の周 辺部に設けられた異方性導電フィルムを介して電気的及 び機械的に接続するようにしてもよい。また、対向基板 .20の投射光が入射する側及びTFTアレイ基板10の. 出射光が出射する側には各々、例えば、TN(Twisted Nematic) モード、VA (Vertically Aligned) モー ド、PDLC (Polymer Dispersed Liquid Crystal)モー ド等の動作モードや、ノーマリーホワイトモード/ノー マリーブラックモードの別に応じて、偏光フィルム、位 相差フィルム、偏光板などが所定の方向で配置される。 【0123】以上説明した実施形態における電気光学装 置は、プロジェクタに適用されるため、3枚の電気光学 -

装置がRGB用のライトバルブとして各々用いられ、各

ライトバルブには各々RGB色分解用のダイクロイック

ミラーを介して分解された各色の光が投射光として各々 入射されることになる。従って、各実施形態では、対向 基板20に、カラーフィルタは設けられていない。しか しながら、画素電極9aに対向する所定領域にRGBの カラーフィルタをその保護膜と共に、対向基板20上に 形成してもよい。このようにすれば、プロジェクタ以外 の直視型や反射型のカラー電気光学装置について、各実 施形態における電気光学装置を適用できる。また、対向 基板20上に1画素1個対応するようにマイクロレンズ を形成してもよい。あるいは、TFTアレイ基板10上 のRGBに対向する画素電極9a下にカラーレジスト等 でカラーフィルタ層を形成することも可能である。この ようにすれば、入射光の集光効率を向上することで、明 るい電気光学装置が実現できる。更にまた、対向基板2 0上に、何層もの屈折率の相違する干渉層を堆積するこ とで、光の干渉を利用して、RGB色を作り出すダイク ロイックフィルタを形成してもよい。このダイクロイッ クフィルタ付き対向基板によれば、より明るいカラー電 気光学装置が実現できる。

【0124】本発明は、上述した実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴なう電気光学装置及びその製造方法もまた本発明の技術的範囲に含まれるものである。

#### 【図面の簡単な説明】

【図1】本発明の第1実施形態の電気光学装置における 画像表示領域を構成するマトリクス状の複数の画素に設 けられた各種素子、配線等の等価回路である。

【図2】第1実施形態の電気光学装置におけるデータ 線、走査線、画素電極等が形成されたTFTアレイ基板 の相隣接する複数の画素群の平面図である。

【図3】第1実施形態における図2のA-A'断面図で ある。

【図4】図2のうち突出部と半導体層とを抜粋して示す 平面図である。

【図5】図4のC-C'断面図である。

【図6】図4のD-D'断面図である。

【図7】本発明の第2実施形態の電気光学装置における図2のA-A'断面に対応する個所の断面図である。

【図8】第2実施形態における突出部と半導体層とを抜粋して示す平面図である。

【図9】図8のC-C'断面図である。

24

【図10】図8のD-D'断面図である。

【図11】本発明の第3実施形態の電気光学装置における図8のC-C,断面に対応する個所の断面図である。

【図12】本発明の第4実施形態の電気光学装置におけ

る図8のC-C'断面に対応する個所の断面図である。 【図13】本発明の第5実施形態の電気光学装置におけ

る図8のC-C'断面に対応する個所の断面図である。

【図14】各種変形形態における突出部と半導体層とを 抜粋して示す平面図である。

【図15】各実施形態における上側遮光膜、包囲部及び 下側遮光膜間の好ましい大小関係を示す平面図である。

【図16】実施形態の電気光学装置におけるTFTアレイ基板をその上に形成された各構成要素と共に対向基板の側から見た平面図である。

【図17】図16のH-H' 断面図である。

#### 【符号の説明】

1 a …半導体層

1 a'…チャネル領域

1b…低濃度ソース領域

1c…低濃度ドレイン領域

1 d…高濃度ソース領域

1 e…高濃度ドレイン領域

2…絶縁膜

3 a …走查線

3 b …包囲部

3 c …突出部

6 a…データ線

9 a …画素電極

10…TFTアレイ基板

12…下地絶縁膜

12cv…溝

16…配向膜

20…対向基板

21…対向電極

22…配向膜

30 ··· T F T

50…液晶層

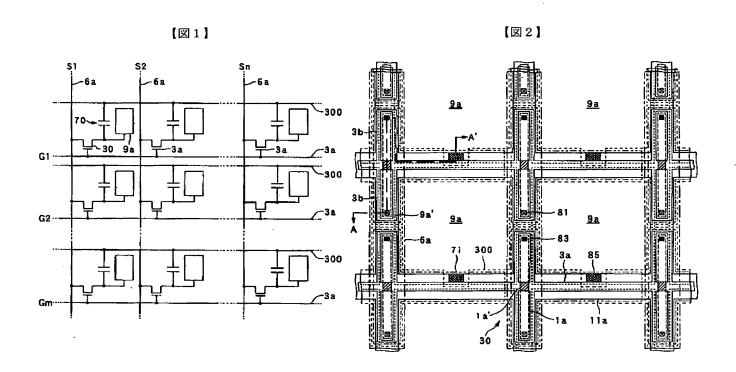
70…蓄積容量

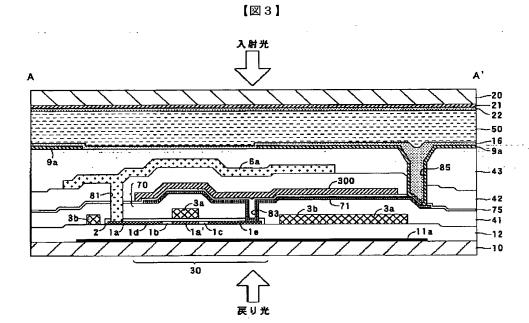
7 1 … 中継層 …

75…誘電体膜

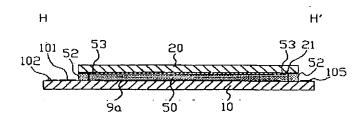
81、83、85…コンタクトホール

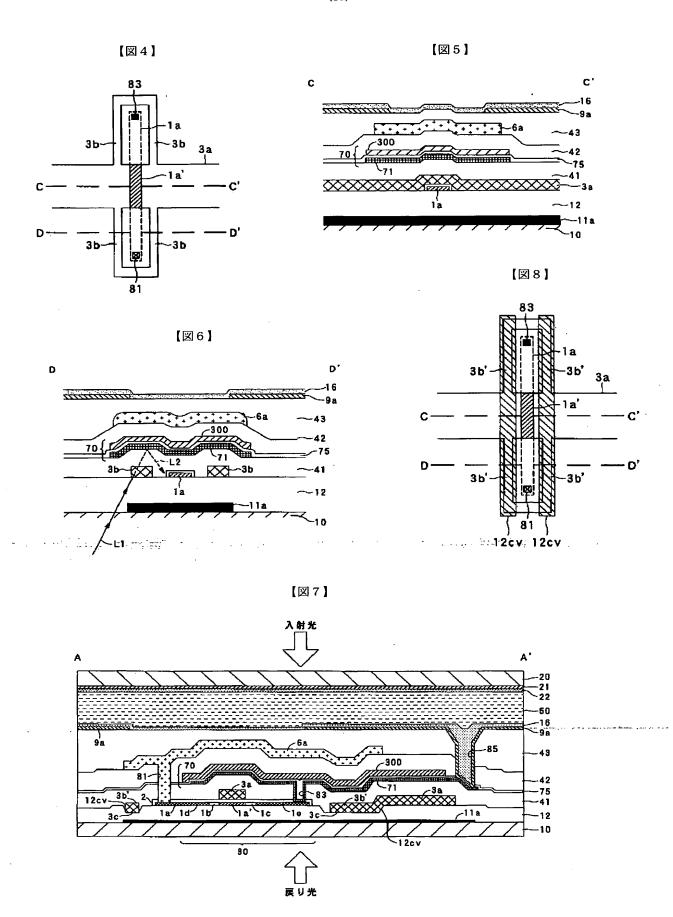
300…容量線



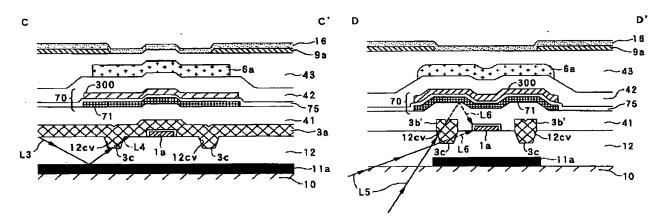


【図17】

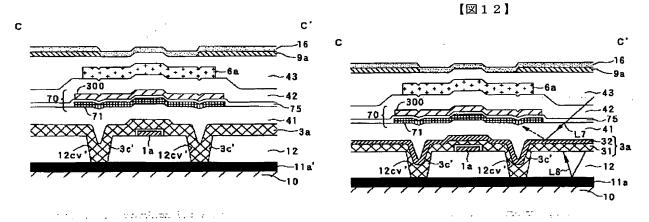




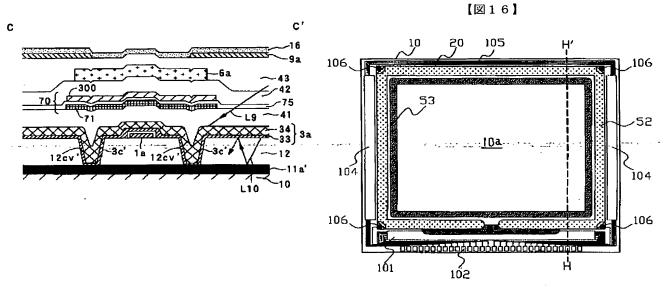
【図9】 【図10】

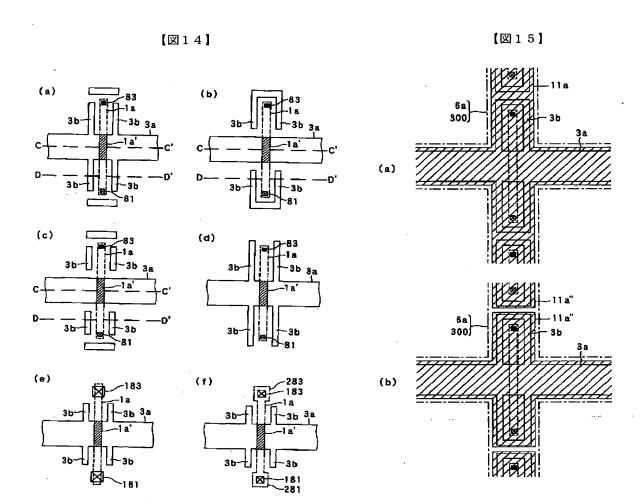


【図11】



【図13】





フロントページの続き

F ターム(参考) 2H092 JA25 JA34 JA37 JA41 JA46 JB22 JB31 JB51 JB61 KB13 NA01 NA22 PA01 PA02 PA04 PA08 PA09 5C094 AA10 AA31 BA03 BA43 CA19 DA14 EA04 EA07 ED15 5F110 AA30 BB01 CC02 DD02 DD03 DD05 EE09 EE28 EE37 HM15 HM19 NN44 NN45 NN46 NN48

QQ11

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】 平成16年12月24日(2004.12.24)

【公開番号】特開2002-215064(P2002-215064A)

【公開日】平成14年7月31日(2002.7.31)

【出願番号】特願2001-14353(P2001-14353)

【国際特許分類第7版】

G O 9 F 9/30

G 0 2 F 1/1368

HO1L 29/786

#### [FI]

G 0 9 F 9/30 3 3 8 G 0 9 F 9/30 3 4 9 C G 0 2 F 1/136 5 0 0 H 0 1 L 29/78 6 1 2 C H 0 1 L 29/78 6 1 9 B

#### 【手続補正書】

【提出日】平成16年1月22日(2004.1.22)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】電気光学装置及びプロジェクタ

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板上に、

画素電極と、

該画素電極に<u>電気的に</u>接続されており、チャネル領域を含むと共に第1方向に長手状に延びる半導体層を有する薄膜トランジスタと、

該薄膜トランジスタに電気的に接続された走査線と、

少なくとも前記チャネル領域を上側から覆う内蔵遮光膜と

を備えており、

前記走査線は、前記チャネル領域にゲート絶縁膜を介して対向配置された前記薄膜トランジスタのゲート電極を含むと共に平面的に見て前記第1方向と交差する第2方向に延びる本線部を有し、平面的に見て前記チャネル領域から前記第2方向に所定距離だけ外れた個所における前記本線部から前記半導体層を包囲するように延設された包囲部を有することを特徴とする電気光学装置。

#### 【請求項2】

前記包囲部は、平面的に見て前記半導体層のソース領域を包囲する第1包囲部と、平面的に見て前記半導体層のドレイン領域を包囲する第2包囲部とを含むことを特徴とする請求項1に記載の電気光学装置。

#### 【請求項3】

前記半導体層のソース領域の一部及びドレイン領域の一部は夫々、コンタクトホール開孔 領域とされており、

前記包囲部は、前記コンタクトホール開孔領域を含めて前記半導体層を包囲することを特 徴とする請求項1又は2に記載の電気光学装置。

## 【請求項4】

前記ソース領域及び前記ドレイン領域のうち少なくとも一方は、前記コンタクトホール開 孔領域を含めて、前記チャネル領域の幅と同一幅に形成されていることを特徴とする請求 項3に記載の電気光学装置。

#### 【請求項5】

前記基板上に、少なくとも前記チャネル領域を下側から覆う下側遮光膜を更に備えたことを特徴とする請求項1から4のいずれか一項に記載の電気光学装置。

#### 【請求項6】

前記走査線は、前記チャネル領域から前記第2方向に所定距離だけ外れた個所における前記本線部から、前記基板の垂直方向に突出した突出部を更に有することを特徴とする請求項1から4のいずれか一項に記載の電気光学装置。

#### 【請求項7】

前記走査線は、前記包囲部から、前記基板の垂直方向に突出した突出部を更に有すること を特徴とする請求項 6 に記載の電気光学装置。

## 【請求項8】

前記基板上に、少なくとも前記チャネル領域を下側から覆う下側遮光膜を更に備えており

前記突出部は、その先端側において前記下側遮光膜に接触していることを特徴とする請求項6又は7に記載の電気光学装置。

## 【請求項9】

前記基板上に、少なくとも前記チャネル領域を下側から覆う下側遮光膜を更に備えており

前記突出部は、前記下側遮光膜に接触していないことを特徴とする請求項6又は7に記載の電気光学装置。

#### 【請求項10】

平面的に見て前記上側遮光膜は前記下側遮光膜より輪郭が大きく且つ前記下側遮光膜は前記包囲部よりも輪郭が大きいことを特徴とする請求項1から5、8及び9のいずれか一項に記載の電気光学装置。

#### 【請求項11】

基板上に、

画素電極と、

該画素電極に<u>電気的に</u>接続されており、チャネル領域を含むと共に第1方向に長手状に延びる半導体層を有する薄膜トランジスタと、

該薄膜トランジスタに電気的に接続された走査線と、

少なくとも前記チャネル領域を上側から覆う内蔵遮光膜と

を備えており、

前記走査線は、前記チャネル領域にゲート絶縁膜を介して対向配置された前記薄膜トランジスタのゲート電極と、平面的に見て前記チャネル領域から前記第2方向に所定距離だけ外れた個所における前記<u>ゲート電極</u>から下方に突出した突出部を有することを特徴とする電気光学装置。

## 【請求項12】

前記突出部は、前記<u>ゲート電極</u>の下側に位置する層間絶縁膜に掘られた溝内に形成されていることを特徴とする請求項11に記載の電気光学装置。

#### 【請求項13】

前記基板上に、少なくとも前記チャネル領域を下側から覆う下側遮光膜を更に備えており

前記突出部は、その先端側において前記下側遮光膜に接触していることを特徴とする請求項11又は12に記載の電気光学装置。

#### 【請求項14】

下側遮光膜は、導電膜からなると共<u>にス</u>トライプ状に形成されたことを特徴とする請求項 13に記載の電気光学装置。

#### 【請求項15】

下側遮光膜は、絶縁膜からなると共<u>に格</u>子状に形成されたことを特徴とする請求項13に記載の電気光学装置。

#### 【請求項16】

前記基板上に、少なくとも前記チャネル領域を下側から覆う下側遮光膜を更に備えており

前記突出部は、前記下側遮光膜に接触していないことを特徴とする請求項11に記載の電気光学装置。

#### 【請求項17】

基板上に、

画素電極と、

該画素電極に<u>電気的に</u>接続されており、チャネル領域を含むと共に第1方向に長手状に延びる半導体層を有する薄膜トランジスタと、

該薄膜トランジスタの半導体層の前記チャネル領域にゲート絶縁膜を介して対向配置された前記薄膜トランジスタのゲート電極を含むと共に平面的に見て前記第1方向と交差する第2方向に延びる走査線と、

平面的に見て前記チャネル領域から前記第2方向に所定距離だけ外れた個所から、前記半導体層を包囲するように延設された遮光部と

を備えたことを特徴とする電気光学装置。

#### 【請求項18】

基板上に、

#### 画素電極と、

該画素電極に電気的に接続されており、チャネル領域を含むと共に第1方向に長手状に延 びる半導体層を有する薄膜トランジスタと、

<u>該薄膜トランジスタの半導体層の前記チャネル領域にゲート絶縁膜を介して対向配置され</u> 平面的に見て前記第1方向と交差する第2方向に延びる前記薄膜トランジスタのゲート電 極と、

前記基板上に、少なくとも前記チャネル領域を下側から覆う下側遮光膜と、

<u>平面的に見て前記チャネル領域から前記第2方向に所定距離だけ外れた個所から、前記ゲート電極から前記下側遮光膜に突き出す突出部と</u>

を備えたことを特徴とする電気光学装置。

#### 【請求項19】

請求項1から18のいずれか一項に記載の電気光学装置をライトバルブとして用いること を特徴とするプロジェクタ。

## 【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】 0 0 0 9

【補正方法】変更

## 【補正の内容】

## [0009]

#### 【課題を解決するための手段】

本発明の第1電気光学装置は上記課題を解決するために、基板上に、画素電極と、該画素電極に<u>電気的に</u>接続されており、チャネル領域を含むと共に第1方向に長手状に延びる半導体層を有する薄膜トランジスタと、該薄膜トランジスタに<u>電気的に</u>接続された走査線と、少なくとも前記チャネル領域を上側から覆う内蔵遮光膜とを備えており、前記走査線は

、前記チャネル領域にゲート絶縁膜を介して対向配置された前記薄膜トランジスタのゲート電極を含むと共に平面的に見て前記第 1 方向と交差する第 2 方向に延びる本線部を有し、平面的に見て前記チャネル領域から前記第 2 方向に所定距離だけ外れた個所における前記本線部から前記半導体層を包囲するように延設された包囲部を有する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】 0 0 1 0

【補正方法】変更

【補正の内容】

[0010]

本発明の第1電気光学装置によれば、画素電極をこれに<u>電気的に</u>接続された薄膜トランジスタによりスイッチング制御することにより、アクティブマトリクス駆動方式に 見駆動を行なえる。そして、内蔵遮光膜は、少なくともチャネル領域を上側から覆う。 更に、少なくともチャネル領域を上側からでは おける本線部から半導体層を包囲するように延設された包囲部を有する。 従って、基板面に対して本線部の光が、チャネル領域及びチャネル隣接領域に入射するのを、走査線のうちがート電極を含む本体部だけでなく、特に包囲部による光吸収或いは光反射により、少なくとも部分的に阻止できる。この際特に、チャネル領域やチャネル隣接領域からの層間距離が非常に小さい位置(即ち、一般にゲート絶縁膜の厚みだけ離れた層間位置)に配置される包囲部により遮光を行なうことで、非常に効果的に当該遮光を行なえる。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】 0 0 3 3.

【補正方法】変更

【補正の内容】

[0033]

本発明の第2電気光学装置は上記課題を解決するために、基板上に、画素電極と、該画素電極に<u>電気的に</u>接続されており、チャネル領域を含むと共に第1方向に長手状に延びる半導体層を有する薄膜トランジスタと、該薄膜トランジスタに<u>電気的に</u>接続された走査線と、少なくとも前記チャネル領域を上側から覆う内蔵遮光膜とを備えており、前記走査線は、前記チャネル領域にゲート絶縁膜を介して対向配置された前記薄膜トランジスタのゲート電極と、平面的に見て前記チャネル領域から前記第2方向に所定距離だけ外れた個所における前記ゲート電極から下方に突出した突出部を有する。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】 0 0 3 4

【補正方法】変更

【補正の内容】

[0034]

本発明の第2電気光学装置によれば、画素電極をこれに<u>電気的に</u>接続された薄膜トランジスタによりスイッチング制御することにより、アクティブマトリクス駆動方式による駆動を行なえる。そして、内蔵遮光膜は、少なくともチャネル領域を上側から覆う。更に、<u>グート電極</u>は、平面的に見てチャネル領域から前記第2方向に所定距離だけ外れた個所における本線部から下方に突出した突出部を有する。従って、基板面に対して斜めに進行する入射光及び戻り光、並びにこれらに基づく内面反射光及び多重反射光などの斜めの光が、チャネル領域及びチャネル隣接領域に入射するの<u>を、</u>突出部による光吸収或いは光反射により、少なくとも部分的に阻止できる。この際特に、チャネル領域やチャネル隣接領域に近接した位置に<u>おいて</u>突出部により、当該チャネル領域やチャネル隣接領域を立体的に遮

光するので、非常に効果的に当該遮光を行なえる。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】 0 0 3 6

【補正方法】変更

【補正の内容】

[0036]

本発明の第2電気光学装置の一態様では、前記突出部は、前記<u>ゲート電極</u>の下側に位置する層間絶縁膜に掘られた溝内に形成されている。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0040

【補正方法】変更

【補正の内容】

[0040]

この態様では、下側遮光膜は、導電膜からなると共<u>にス</u>トライプ状に形成されてもよい。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】 0 0 4 2

【補正方法】変更

【補正の内容】

[0042]

或いはこの態様では、下側遮光膜は、絶縁膜からなると共<u>に格</u>子状に形成されてもよい。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】 0 0 5 1

【補正方法】変更

【補正の内容】

[0051]

本発明の第3電気光学装置は上記課題を解決するために、基板上に、画素電極と、該画素電極に電気的に接続されており、チャネル領域を含むと共に第1方向に長手状に延びる半導体層を有する薄膜トランジスタと、該薄膜トランジスタの半導体層の前記チャネル領域にゲート絶縁膜を介して対向配置された前記薄膜トランジスタのゲート電極を含むと共に平面的に見て前記第1方向と交差する第2方向に延びる走査線と、平面的に見て前記チャネル領域から前記第2方向に所定距離だけ外れた個所から、前記半導体層を包囲するように延設された遮光部とを備える。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】 0 0 5 2

【補正方法】変更

【補正の内容】

[0052]

本発明の第3電気光学装置によれば、画素電極をこれに電気的に接続された薄膜ドランジスタによりスイッチング制御することにより、アクティブマトリクス駆動方式による駆動を行なえる。そして、平面的に見てチャネル領域から第2方向に所定距離だけ外れた個所から、半導体層を包囲するように延設された遮光部を有するので、基板面に対して斜めに進行する入射光及び戻り光、並びにこれらに基づく内面反射光及び多重反射光などの斜めの光が、チャネル領域及びチャネル隣接領域に入射するのを、特に遮光部による光吸収或いは光反射により、少なくとも部分的に阻止できる。この際特に、チャネル領域やチャネル隣接領域からの層間距離が非常に小さい位置に配置される遮光部により遮光を行なうこ

とで、且つ遮光部によりいずれの方向に傾斜した光に対しても遮光を行なうことで、非常 に効果的に当該遮光を行なえる。

が表現<mark>の表現の主義を表現し、</mark>ない。 A Public A Public

# PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2002-215064

(43) Date of publication of application: 31.07.2002

(51)Int.CI.

G09F 9/30 G02F 1/1368

H01L 29/786

(21)Application number: 2001-014353

(71)Applicant: SEIKO EPSON CORP

(22)Date of filing:

23.01.2001

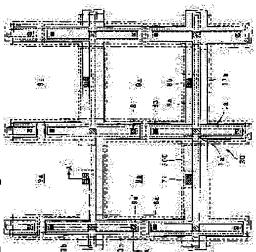
(72)Inventor: SATO TAKASHI

#### (54) OPTOELECTRONIC DEVICE

#### (57)Abstract:

PROBLEM TO BE SOLVED: To display a bright and high-quality picture by enhancing light resistance in an optoelectronic device such as liquid crystal device.

SOLUTION: This optoelectronic device is provided with a pixel electrode (9a) and a TFT(thin film transistor) (30) which is connected to the pixel electrode and a scanning line (3a) which is connected to the TFT and a built—in light shielding films (300, 6a) which covers at least a channel region from the upper side, on a TFT array substrate (10). The scanning line extends in a direction intersecting the longitudinal direction of the channel region of the TFT and has a main body part which includes the gate electrode of the TFT which is overlapped on the channel region when it is seen as a plane and encirclement parts (3b) which are extended and provided so as to encircle the semiconductor layer of the TFT from the main line part of the scanning line at places where are separated by a prescribed distance in a direction along the scanning line from the channel region. Moreover, the scanning line has projecting parts projected to the substrate side.



#### **LEGAL STATUS**

[Date of request for examination]

22.01.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## \* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

#### **CLAIMS**

## [Claim(s)]

[Claim 1] The thin film transistor which has the semi-conductor layer prolonged in the shape of straight side in the 1st direction while connecting with the pixel electrode and this pixel electrode on the substrate and including a channel field, With the scanning line connected to this thin film transistor, it has the light-shielding film with a built-in wrap for said channel field from the bottom at least. Said scanning line While the gate electrode of said thin film transistor by which opposite arrangement was carried out through gate dielectric film to said channel field is included, see superficially and it has the main track section prolonged in said 1st direction and the 2nd crossing direction. The electro-optic device characterized by having the envelopment section installed so that said semi-conductor layer might be surrounded from said main track section in the part which saw superficially and separated only from predetermined distance in said 2nd direction from said channel field.

[Claim 2] Said envelopment section is an electro-optic device according to claim 1 characterized by including the 2nd envelopment section which regards as the 1st envelopment section which sees superficially and surrounds the source field of said semi-conductor layer superficially, and surrounds the drain field of said semi-conductor layer.

[Claim 3] It is the electro-optic device according to claim 1 or 2 which a part of source field of said semi-conductor layer and a part of drain field are made into the contact hole puncturing field, respectively, and is characterized by said envelopment section surrounding said semi-conductor layers including said contact hole puncturing field.

[Claim 4] It is the electro-optic device according to claim 3 characterized by forming at least one side in the same width of face as the width of face of said channel field including said contact hole puncturing field among said source field and said drain field.

[Claim 5] An electro-optic device given in any 1 term of claims 1-4 characterized by having a wrap bottom light-shielding film for said channel field further from the bottom at least on said substrate. [Claim 6] Said scanning line is an electro-optic device given in any 1 term of claims 1-4 characterized by having further the lobe projected to the perpendicular direction of said substrate from said main track section in the part which separated only from predetermined distance in said 2nd direction from said channel field.

[Claim 7] Said scanning line is an electro-optic device according to claim 6 characterized by having further the lobe projected to the perpendicular direction of said substrate from said envelopment section.

[Claim 8] It is the electro-optic device according to claim 6 or 7 which is further equipped with the wrap bottom light-shielding film for said channel field from the bottom at least on said substrate, and is characterized by said lobe touching the tip side at said bottom light-shielding film.

[Claim 9] It is the electro-optic device according to claim 6 or 7 which is further equipped with the wrap bottom light-shielding film for said channel field from the bottom at least on said substrate, and is characterized by said lobe not touching said bottom light-shielding film.

[Claim 10] It is an electro-optic device given in any 1 term of 5, 8, and 9 from claim 1 which sees superficially and is characterized by said top light-shielding film having a profile larger than said bottom

light-shielding film, and said bottom light-shielding film having a profile larger than said envelopment section.

[Claim 11] The thin film transistor which has the semi-conductor layer prolonged in the shape of straight side in the 1st direction while connecting with the pixel electrode and this pixel electrode on the substrate and including a channel field, With the scanning line connected to this thin film transistor, it has the light-shielding film with a built-in wrap for said channel field from the bottom at least. Said scanning line While the gate electrode of said thin film transistor by which opposite arrangement was carried out through gate dielectric film to said channel field is included, see superficially and it has the main track section prolonged in said 1st direction and the 2nd crossing direction. The electro-optic device characterized by having the lobe caudad projected from said main track section in the part which saw superficially and separated only from predetermined distance in said 2nd direction from said channel field.

[Claim 12] Said lobe is an electro-optic device according to claim 11 characterized by being formed in Mizouchi dug in the interlayer insulation film located in said scanning-line bottom.

[Claim 13] It is the electro-optic device according to claim 11 or 12 which is further equipped with the wrap bottom light-shielding film for said channel field from the bottom at least on said substrate, and is characterized by said lobe touching the tip side at said bottom light-shielding film.

[Claim 14] A bottom light-shielding film is an electro-optic device according to claim 13 characterized by being formed in the shape of [ which is prolonged along with said scanning line while consisting of electric conduction film ] a stripe.

[Claim 15] A bottom light-shielding film is an electro-optic device according to claim 13 characterized by being formed in the shape of [ containing the part which intersects the part and this which are prolonged along with said scanning line while consisting of an insulator layer, and is prolonged ] a grid. [Claim 16] It is the electro-optic device according to claim 11 which is further equipped with the wrap bottom light-shielding film for said channel field from the bottom at least on said substrate, and is characterized by said lobe not touching said bottom light-shielding film.

[Claim 17] Said scanning line is an electro-optic device given in any 1 term of claims 1-16 characterized by consisting of a layered product containing a light absorption layer and a protection-from-light layer. [Claim 18] It is the electro-optic device according to claim 17 characterized by for said light absorption layer consisting of conductive polish recon film, and said protection-from-light layer consisting of a metal membrane containing a conductive refractory metal.

[Claim 19] The thin film transistor which has the semi-conductor layer prolonged in the shape of straight side in the 1st direction while connecting with the pixel electrode and this pixel electrode on the substrate and including a channel field, The scanning line prolonged in the 2nd direction which sees superficially and intersects said 1st direction while the gate electrode of said thin film transistor by which opposite arrangement was carried out through gate dielectric film to said channel field of the semi-conductor layer of this thin film transistor is included, The electro-optic device characterized by having the protection-from-light section installed from the part which saw superficially and separated only from predetermined distance in said 2nd direction from said channel field so that said semi-conductor layer might be surrounded.

[Translation done.]

## \* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

#### DETAILED DESCRIPTION

# [Detailed Description of the Invention] [0001]

[Field of the Invention] This invention belongs to the technical field of the electro-optic device of a active-matrix drive method, and belongs to the technical field of the electro-optic device of the format especially equipped with the thin film transistor for pixel switching (TFT is called suitably below Thin Film Transistor:) into the laminated structure on a substrate.

[0002]

[Background of the Invention] In the electro-optic device of a TFT active-matrix drive format, if incident light is irradiated by the channel field of TFT for pixel switching established in each pixel, optical leakage current will occur in excitation by light, and the property of TFT will change. It becomes important to shade the incident light to the channel field and its boundary region of TFT especially, in the case of the electro-optic device for the light valves of a projector, since the reinforcement of incident light is high, then, the light-shielding film which specifies the opening field of each pixel conventionally established in the opposite substrate -- or it is constituted so that the starting channel field and its boundary region may be shaded with the data line which consists of metal membranes, such as aluminum (aluminum), while passing through a TFT top on a TFT array substrate. Furthermore, the light-shielding film which consists of a refractory metal may be prepared also in the location which counters the TFT bottom on a TFT array substrate. Thus, if a light-shielding film is prepared also in the TFT bottom, when the rear-face reflected light from a TFT array substrate side and two or more electro-optic devices are combined through prism etc. and it constitutes one optical system, it can prevent that return light, such as incident light which runs through prism etc., carries out incidence to TFT of the electro-optic device concerned from other electro-optic devices. [0003]

[Problem(s) to be Solved by the Invention] However, according to the various protection-from-light techniques mentioned above, there are the following troubles.

[0004] That is, according to the technique which forms a light-shielding film on an opposite substrate and a TFT array substrate first, the protection from light to the light which looked at in three dimension, for example, has estranged considerably through a liquid crystal layer, an electrode, an interlayer insulation film, etc., and carries out incidence aslant to between both is not enough between a light-shielding film and a channel field. In the small electro-optic device used especially as a light valve of a projector, incident light is the flux of light which extracted the light from the light source with the lens, and since it contains so that the component which carries out incidence aslant cannot be disregarded (it is the component which inclined about 15 degrees from 10 degrees from a direction perpendicular to a substrate about 10%), that the protection from light to the incident light of such slant is not enough poses a practice top problem.

[0005] In addition, the light which reflects and returns once passing [ the light which invaded in the electro-optic device from the field without a light-shielding film, or ] an electro-optic device The top face of a light-shielding film and the inferior surface of tongue of the data line which were formed in the top face of a substrate, or the top face of a substrate After being reflected by (namely, the inside of the

side which faces a channel field), finally the multiple echo light in which the reflected light or this starting was further reflected by the top face of a substrate or the inside of a light-shielding film or the data line may arrive at the channel field of TFT.

[0006] It takes for attaining highly-minute-izing of an electro-optic device, or detailed-ization of a pixel pitch in order to meet a general request called high-definition-izing of a display image in recent years especially. Furthermore, that a bright image should be displayed, it takes for raising the optical reinforcement of incident light, and according to the various conventional protection-from-light techniques mentioned above, it becomes more difficult to give sufficient protection from light, and there is a trouble that a flicker etc. will arise and the grace of a display image will fall by change of the transistor characteristics of TFT.

[0007] In addition, in order to raise such lightfastness, it is thought that what is necessary is just to extend the formation field of a light-shielding film, but in having extended the formation field of a light-shielding film, the trouble that it becomes difficult fundamentally to raise the numerical aperture of each pixel arises in order to raise the brightness of a display image. Furthermore, in having extended the formation field of a light-shielding film recklessly, when taking the example by the internal reflection resulting from slanting light and multiple echo light occurring by existence of the light-shielding film of a TFT top which consists of a lower light-shielding film, the lower data line, etc. of TFT like \*\*\*\*, there is also a trouble with difficult solution of causing increase of such an internal reflection light or multiple echo light.

[0008] This invention is made in view of an above-mentioned trouble, and it excels in lightfastness, and let it be a technical problem to offer the electro-optic device in which bright high-definition image display is possible.

[0009]

[Means for Solving the Problem] In order that the 1st electro-optic device of this invention may solve the above-mentioned technical problem, on a substrate A pixel electrode, The thin film transistor which has the semi-conductor layer prolonged in the shape of straight side in the 1st direction while connecting with this pixel electrode and including a channel field, With the scanning line connected to this thin film transistor, it has the light-shielding film with a built-in wrap for said channel field from the bottom at least. Said scanning line While the gate electrode of said thin film transistor by which opposite arrangement was carried out through gate dielectric film to said channel field is included, see superficially and it has the main track section prolonged in said 1st direction and the 2nd crossing direction. It has the envelopment section installed so that said semi-conductor layer might be surrounded from said main track section in the part which saw superficially and separated only from predetermined distance in said 2nd direction from said channel field.

[0010] According to the 1st electro-optic device of this invention, the drive by the active-matrix drive method can be performed by carrying out switching control by the thin film transistor by which the pixel electrode was connected to this. And a built-in light-shielding film is a wrap from a top about a channel field at least. Furthermore, the scanning line has the envelopment section installed so that a semiconductor layer might be surrounded from the main track section in the part which saw superficially and separated only from predetermined distance in the 2nd direction from the channel field. Therefore, it can prevent partially at least that the light of slant, such as internal reflection light based on these and multiple echo light, carries out incidence at a channel field and a channel adjoining field among the scanning lines not only by the body section but by the light absorption or the light reflex containing a gate electrode especially by the envelopment section in the incident light which advances aslant to a substrate side and return light, and a list, under the present circumstances, the thing to shade by the envelopment section by which the distance between layers from a channel field or a channel adjoining field is arranged especially in a very small location (namely, location between layers from which only the thickness of gate dielectric film was generally separated) — and the protection from light concerned can be performed very effectively by shading also to the light which inclined in which direction by the

envelopment section.

[0011] Consequently, according to the 1st electro-optic device of this invention, it becomes possible to raise lightfastness, even if it is under a severe condition in which powerful incident light and return light carry out incidence, the switching control of the pixel electrode can be carried out good by the thin film transistor by which optical leakage current was reduced, and finally, a display of the bright image of high contrast is attained by this invention.

[0012] In view of such technical effectiveness, it sets to this invention. In addition, saying "it sees superficially and a semi-conductor layer is surrounded" As long as it sees superficially, it sees superficially everything but the semantics which forms the envelopment section so that it may break off and extend around a semi-conductor layer and light from the channel field bottom is somewhat shaded in the perimeter of a semi-conductor layer (reflection or absorption) It is the large semantics included also when forming the envelopment section with which it is dotted in the shape of an island, or it forms the envelopment section in the perimeter of a semi-conductor layer intermittently with some way piece. [0013] In one mode of the 1st electro-optic device of this invention, said envelopment section contains the 2nd envelopment section which regards as the 1st envelopment section which sees superficially and surrounds the source field of said semi-conductor layer superficially, and surrounds the drain field of said semi-conductor layer.

[0014] According to this mode, there is the main track section of the scanning line right above a channel field, protection from light by the 1st envelopment section is performed, and protection from light by the 2nd envelopment section is performed by that drain field side at that source field side. Therefore, the comparatively extensive field centering on the channel field from a source field to [ through a channel field ] a drain field among semi-conductor layers can be covered with GURURI by the envelopment section. Consequently, the light (namely, slanting incident light, return light, internal reflection light, multiple echo light, etc.) which receives the substrate side, shifts and advances aslant from that direction can prevent partially carrying out incidence to a channel field and a channel adjoining field at least by the light absorption or the light reflex by the 1st and 2nd envelopment section.

[0015] In other modes of the 1st electro-optic device of this invention, a part of source field of said semi-conductor layer and a part of drain field are made into the contact hole puncturing field, respectively, and said envelopment section surrounds said semi-conductor layers including said contact hole puncturing field.

[0016] According to this mode, the source field and drain field of a semi-conductor layer are connectable with junction wiring which results in the data line, a pixel electrode, storage capacitance, or them, or a junction layer through a contact hole. And the protection-from-light engine performance in the perimeter of a contact hole puncturing field may be raised by the envelopment section especially in this case. Therefore, even if the contact hole is prepared, reliable protection from light can be performed. [0017] In this mode, at least one side may be formed in the same width of face as the width of face of said channel field including said contact hole puncturing field among said source field and said drain field. [0018] Thus, if constituted, in the location which saw to these superficially and approached them comparatively, a flat-surface configuration can cover the source fields and drain fields of the same width of face as a channel field including a contact hole puncturing field with GURURI by the rectangular envelopment section.

[0019] In other modes of the 1st electro-optic device of this invention, it has a wrap bottom light-shielding film for said channel field further from the bottom at least on said substrate.

[0020] According to this mode, the configuration which pinches a channel adjoining field and a channel field between the envelopment sections of the scanning line and the body sections which function as a bottom light-shielding film with a comparatively small distance between layers and a light-shielding film is obtained. For this reason, the very high protection-from-light engine performance is obtained to the light of the slant which inclines in the direction of either.

[0021] In other modes of the 1st electro-optic device of this invention, said scanning line has further

the lobe projected to the perpendicular direction of said substrate from said main track section in the part which separated only from predetermined distance in said 2nd direction from said channel field. [0022] According to this mode, since the lobe projected to the perpendicular direction of a substrate is included, the main track section becomes possible [ covering a channel field in three dimensions by the main track section containing a lobe ], and the protection–from–light engine performance is raised further. A wrap configuration is obtained in three dimensions from the bottom in a channel field by the main track section containing a lobe at the so–called top gate type with which especially the scanning line is located in the channel field bottom of case.

[0023] In addition, predetermined distance may be the same as the predetermined distance concerning the envelopment section, and a lobe, and you may differ.

[0024] In the mode which has this lobe, said scanning line may have further the lobe projected to the perpendicular direction of said substrate from said envelopment section.

[0025] Thus, if constituted, the lobe of the main track section and the lobe of the envelopment section will enable it to cover a channel field in three dimensions, and the protection–from–light engine performance will be raised further. A wrap configuration is obtained in three dimensions from the bottom in a channel field by the main track section and the envelopment section which contain a lobe, respectively at the so–called top gate type with which especially the scanning line is located in the channel field bottom of case. In addition, these lobes may be projected continuously and may be projected separately.

[0026] It has the wrap bottom light-shielding film for said channel field further from the bottom at least on said substrate, and said lobe may consist of modes which have this lobe as in contact with that tip side at said bottom light-shielding film.

[0027] Thus, if constituted, the configuration which pinches a channel adjoining field and a channel field between the envelopment sections of the scanning line and the body sections which function as a bottom light-shielding film with a comparatively small distance between layers and a light-shielding film will be obtained. And let space between the envelopment sections of a bottom light-shielding film and the scanning line and the body sections in which a channel adjoining field and a channel field exist be the space partially closed at least by the lobe. For this reason, the very high protection-from-light engine performance is obtained to the light of the slant which inclines in the direction of either.

[0028] Or it has the wrap bottom light-shielding film for said channel field further from the bottom at least on said substrate, and said lobe may consist of modes which have this lobe as not in contact with said bottom light-shielding film.

[0029] Thus, if constituted, the configuration which pinches a channel adjoining field and a channel field between the envelopment sections of the scanning line and the body sections which function as a bottom light-shielding film with a comparatively small distance between layers and a light-shielding film will be obtained. And let space between the envelopment sections of a bottom light-shielding film and the scanning line and the body sections in which a channel adjoining field and a channel field exist be the space partially closed by the lobe. For this reason, the very high protection-from-light engine performance is obtained to the light of the slant which inclines in the direction of either.

[0030] In addition, in adopting the configuration in which a bottom light-shielding film and the scanning line are not contacted in this way, it can carry out the before-it-happens prevention of the bad influence (for example, bad influence to a thin film transistor) by potential fluctuation of a bottom light-shielding film, without being based on the conductivity of a bottom light-shielding film.

[0031] In other modes of the 1st electro-optic device of this invention, see superficially, and said top light-shielding film has a profile larger than said bottom light-shielding film, and said bottom light-shielding film has a profile larger than said envelopment section.

[0032] According to this mode, the component which a top light-shielding film escapes from the side of a top light-shielding film among the light which carried out incidence from the upper part since the profile was larger than the bottom light-shielding film, and is reflected on the top face of a bottom light-

shielding film can be reduced. That is, the internal reflection light or multiple echo light which consists of incident light from the upper part can be reduced as much as possible. On the other hand, a bottom light-shielding film can reduce the component which a profile escapes from the side of a bottom light-shielding film among the light which carried out incidence from the lower part since it was large, and carries out incidence to the envelopment section rather than the envelopment section as much as possible. And about the component (namely, internal reflection light or multiple echo light which consists of return light) which escapes from the side of a bottom light-shielding film among the light which carried out incidence from the lower part, and is reflected on the inferior surface of tongue of a top light-shielding film, it can decrease by the envelopment section. Therefore, finally the protection-from-light engine performance is raised very much.

[0033] In order that the 2nd electro-optic device of this invention may solve the above-mentioned technical problem, on a substrate A pixel electrode, The thin film transistor which has the semiconductor layer prolonged in the shape of straight side in the 1st direction while connecting with this pixel electrode and including a channel field, With the scanning line connected to this thin film transistor, it has the light-shielding film with a built-in wrap for said channel field from the bottom at least. Said scanning line While the gate electrode of said thin film transistor by which opposite arrangement was carried out through gate dielectric film to said channel field is included, see superficially and it has the main track section prolonged in said 1st direction and the 2nd crossing direction. It has the lobe caudad projected from said main track section in the part which saw superficially and separated only from predetermined distance in said 2nd direction from said channel field.

[0034] According to the 2nd electro-optic device of this invention, the drive by the active-matrix drive method can be performed by carrying out switching control by the thin film transistor by which the pixel electrode was connected to this. And a built-in light-shielding film is a wrap from a top about a channel field at least. Furthermore, the scanning line has the lobe caudad projected from the main track section in the part which saw superficially and separated only from predetermined distance in said 2nd direction from the channel field. Therefore, it can prevent partially at least that the light of slant, such as internal reflection light based on these and multiple echo light, carries out incidence at a channel field and a channel adjoining field among the scanning lines not only by the body section but by the light absorption or the light reflex containing a gate electrode especially by the lobe in the incident light which advances aslant to a substrate side and return light, and a list. Under the present circumstances, since the channel field concerned and a channel adjoining field are shaded in three dimensions by the main track section and the lobe in the location which approached the channel field and the channel adjoining field especially, the protection from light concerned can be performed very effectively.

[0035] Consequently, according to the 2nd electro-optic device of this invention, it becomes possible to raise lightfastness, even if it is under a severe condition in which powerful incident light and return light carry out incidence, the switching control of the pixel electrode can be carried out good by the thin film transistor by which optical leakage current was reduced, and finally, a display of the bright image of high contrast is attained by this invention.

[0036] Said lobe is formed in Mizouchi dug in the interlayer insulation film located in said scanning-line bottom in one mode of the 2nd electro-optic device of this invention.

[0037] If the scanning line is formed by carrying out the laminating of the electric conduction film after trenching the interlayer insulation film in the part in which a lobe should be prepared according to this mode, a lobe can be formed easily.

[0038] It has the wrap bottom light-shielding film for said channel field further from the bottom at least on said substrate, and said lobe may consist of other modes of the 2nd electro-optic device of this invention as in contact with the tip side at said bottom light-shielding film.

[0039] Thus, if constituted, the configuration which pinches a channel adjoining field and a channel field between the body sections of the scanning line which functions as a bottom light-shielding film with a comparatively small distance between layers and a light-shielding film will be obtained. And let space

between the bottom light-shielding films and the body sections of the scanning line in which a channel adjoining field and a channel field exist be the space partially closed at least by the lobe. For this reason, the very high protection-from-light engine performance is obtained to the light of the slant which inclines in the direction of either.

[0040] In this mode, a bottom light-shielding film may be formed in the shape of [ which is prolonged along with said scanning line ] a stripe while consisting of electric conduction film.

[0041] Thus, if constituted, a bottom light-shielding film can be used as redundancy wiring of the scanning line. Consequently, while becoming possible to attain low resistance-ization of the scanning line, even if the scanning line is disconnected partially, aggravation of equipment can be prevented effectively.

[0042] Or in this mode, a bottom light-shielding film may be formed in the shape of [ containing the part which intersects the part and this which are prolonged along with said scanning line, and is prolonged ] a grid while consisting of an insulator layer.

[0043] Thus, if constituted, since a bottom light-shielding film will consist of an insulator layer, the before-it-happens prevention of the bad influence (for example, bad influence to a thin film transistor) by potential fluctuation of a bottom light-shielding film can be carried out. And the protection-from-light engine performance is further raised about both of the direction which intersects the direction and the scanning line which met the scanning line by the grid-like bottom light-shielding film.

[0044] It has the wrap bottom light-shielding film for said channel field further from the bottom at least on said substrate, and said lobe may consist of other modes of the 2nd electro-optic device of this invention as not in contact with said bottom light-shielding film.

[0045] Thus, if constituted, the configuration which pinches a channel adjoining field and a channel field between the body sections of the scanning line which functions as a bottom light-shielding film with a comparatively small distance between layers and a light-shielding film will be obtained. And let space between the bottom light-shielding films and the body sections of the scanning line in which a channel adjoining field and a channel field exist be the space partially closed by the lobe. For this reason, the very high protection-from-light engine performance is obtained to the light of the slant which inclines in the direction of either.

[0046] In addition, in adopting the configuration in which a bottom light-shielding film and the scanning line are not contacted in this way, it can carry out the before-it-happens prevention of the bad influence (for example, bad influence to a thin film transistor) by potential fluctuation of a bottom light-shielding film, without being based on the conductivity of a bottom light-shielding film. Under the present circumstances, the shape of the shape of a grid and a stripe has as a bottom light-shielding film.

[0047] Said scanning line consists of a layered product containing a light absorption layer and a protection-from-light layer in other modes of the 1st or 2nd electro-optic device of this invention.

[0048] According to this mode, the scanning line which consists of a layered product enables it to raise the protection-from-light engine performance by that main track section and lobe, without reducing most gate electrodes or functions of scanning-line original.

[0049] Said light absorption layer may consist of conductive polish recon film, and said protection-from-light layer may consist of this mode so that it may consist of a metal membrane containing a conductive refractory metal.

[0050] Thus, if constituted, a gate electrode can be operated good with the conductive polish recon film among the scanning lines which consist of a layered product. On the other hand, the scanning line can be operated good as wiring by the conductive polish recon film and a conductive conductive metal membrane among the scanning lines which consist of a layered product. And the protection-from-light engine performance is raised by the scanning line which becomes coincidence from a layered product. [0051] In order that the 3rd electro-optic device of this invention may solve the above-mentioned technical problem, on a substrate A pixel electrode, The thin film transistor which has the semi-conductor layer prolonged in the shape of straight side in the 1st direction while connecting with this

pixel electrode and including a channel field, The scanning line prolonged in the 2nd direction which sees superficially and intersects said 1st direction while the gate electrode of said thin film transistor by which opposite arrangement was carried out through gate dielectric film to said channel field of the semi-conductor layer of this thin film transistor is included, It has the protection-from-light section installed from the part which saw superficially and separated only from predetermined distance in said 2nd direction from said channel field so that said semi-conductor layer might be surrounded. [0052] According to the 3rd electro-optic device of this invention, the drive by the active-matrix drive method can be performed by carrying out switching control by the thin film transistor by which the pixel electrode was connected to this. And since it has the protection-from-light section installed from the part which saw superficially and separated only from predetermined distance in the 2nd direction from the channel field so that a semi-conductor layer might be surrounded The light of slant, such as internal reflection light based on these and multiple echo light, can prevent partially carrying out incidence to a channel field and a channel adjoining field at least by the light absorption or the light reflex especially by the protection-from-light section in the incident light which advances aslant to a substrate side and return light, and a list. Under the present circumstances, the protection from light concerned can be performed very effectively by shading also to the light which is shading by the protection-from-light section by which the distance between layers from a channel field or a channel adjoining field is arranged especially in a very small location, and inclined in which direction by the protection-from-light section.

[0053] Consequently, according to the 3rd electro-optic device of this invention, it becomes possible to raise lightfastness, even if it is under a severe condition in which powerful incident light and return light carry out incidence, the switching control of the pixel electrode can be carried out good by the thin film transistor by which optical leakage current was reduced, and finally, a display of the bright image of high contrast is attained by this invention.

[0054] In addition, in this invention, the 3rd electro-optic device which mentioned above further the various modes of the 1st electro-optic device mentioned above and the various modes of the 2nd electro-optic device mentioned above may be combined with arbitration.

[0055] Such an operation and other gains of this invention are made clear from the gestalt of the operation explained below.

[0056]

[Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained based on a drawing. The following operation gestalten apply the electro-optic device of this invention to liquid crystal equipment.

[0057] (The 1st operation gestalt) The configuration in the pixel section of the electro-optic device in the 1st operation gestalt of this invention is first explained with reference to <u>drawing 3</u> from <u>drawing 1</u>. <u>Drawing 1</u> is equal circuits, such as various components in two or more pixels formed in the shape of [which constitutes the image display field of an electro-optic device] a matrix, and wiring. <u>Drawing 2</u> is a top view of two or more pixel groups where the TFT array substrate with which the data line, the scanning line, a pixel electrode, etc. were formed adjoins each other. <u>Drawing 3</u> is the A-A' sectional view of <u>drawing 2</u>. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, scales are made to have differed for each class or every each part material in <u>drawing 3</u>.

[0058] In drawing 1, TFT30 for carrying out switching control of pixel electrode 9a and the pixel electrode 9a concerned, respectively is formed in two or more pixels formed in the shape of [ which constitutes the image display field of the electro-optic device in this operation gestalt ] a matrix, and data-line 6a to which a picture signal is supplied is electrically connected to the source concerned of TFT30. The picture signals S1, S2, --, Sn written in data-line 6a may be supplied to line sequential, and you may make it supply them to this order for every group to two or more data-line 6a which adjoin each other. Moreover, scanning-line 3a is electrically connected to the gate of TFT30, and it consists of

predetermined timing so that the scan signals G1, G2, —, Gm may be impressed to scanning-line 3a in pulse line sequential at this order. It connects with the drain of TFT30 electrically, and pixel electrode 9a writes in the picture signals S1, S2, —, Sn supplied from data-line 6a in TFT30 which is a switching element when only a fixed period closes the switch to predetermined timing. Fixed period maintenance of the picture signals S1, S2, —, Sn of the predetermined level written in the liquid crystal as an example of electrooptic material through pixel electrode 9a is carried out between the counterelectrodes formed in the opposite substrate mentioned later. When the orientation and order of molecular association change with the voltage levels impressed, liquid crystal modulates light and enables a gradation display. The transmission to incident light decreases according to the electrical potential difference impressed in the unit of each pixel when it was in no MARI White mode, if it is in NOMA reeve rack mode, the transmission to incident light will be increased according to the electrical potential difference impressed in the unit of each pixel, and light with the contrast according to a picture signal will carry out outgoing radiation from an electro-optic device as a whole. Here, in order to prevent the held picture signal leaking, storage capacitance 70 is added to the liquid crystal capacity and juxtaposition which are formed between pixel electrode 9a and a counterelectrode.

[0059] In drawing 2, on the TFT array substrate of an electro-optic device, two or more transparent pixel electrode 9a (the profile is shown by dotted-line section 9a') is prepared in the shape of a matrix, and data-line 6a and scanning-line 3a are prepared respectively along the boundary of pixel electrode 9a in every direction.

[0060] Moreover, scanning-line 3a is arranged so that channel field 1a' shown in the slash field of a Fig. Nakamigi riser among semi-conductor layer 1a may be countered, and scanning-line 3a functions as a gate electrode.

[0061] With this operation gestalt, envelopment section 3b is installed in the each source [ of TFT30 ], and drain side (every in drawing 2 under TFT) (every in drawing 2 on TFT30), respectively so that especially scanning—line 3a may surround with GURURI the perimeter of semi—conductor layer 1a which contains the channel field 1a' concerned from the main track section prolonged in the shape of a straight line in right and left among drawing. That is, with this operation gestalt, a part of scanning—line 3a is installed as envelopment section 3b. The configuration and the operation effectiveness of this envelopment section 3b are behind explained in full detail with reference to drawing 6 from drawing 4. [0062] Thus, TFT30 for pixel switching by which opposite arrangement of the main track section of scanning—line 3a was carried out as a gate electrode is formed in the crossing part of scanning—line 3a and data—line 6a at channel field 1a', respectively.

[0063] As shown in <u>drawing 2</u> and <u>drawing 3</u>, storage capacitance 70 is formed by carrying out opposite arrangement of the junction layer 71 as a pixel potential side capacity electrode connected to high concentration drain field 1e of TFT30, and pixel electrode 9a, and a part of capacity line 300 as a fixed potential side capacity electrode through a dielectric film 75.

[0064] The capacity line 300 functions also as a fixed potential side capacity electrode while it consists of a conductive light-shielding film containing a metal or an alloy and constitutes an example of a top light-shielding film (built-in light-shielding film). The capacity line 300 consists of the metal simple substance containing at least one of refractory metals, such as Ti (titanium), Cr (chromium), W (tungsten), Ta (tantalum), Mo (molybdenum), and Pb (lead), an alloy, metal silicide, a polysilicon side, a thing that carried out the laminating of these. However, the capacity line 300 may have the multilayer structure to which the laminating of the 1st film which consists of conductive polish recon film etc., and the 2nd film which consists of metal silicide film containing a refractory metal etc. was carried out. [0065] The junction layer 71 consists of conductive polish recon film, and functions as a pixel potential side capacity electrode. The junction layer 71 has a function as a light absorption layer arranged between the capacity line 300 as a top light-shielding film besides the function as a pixel potential side capacity electrode, and TFT30, and has further the function which carries out trunk connection of pixel electrode 9a and the high concentration drain field 1e of TFT30. However, the junction layer 71 as well

as the capacity line 300 may consist of the monolayer film or multilayers containing a metal or an alloy. [0066] The capacity line 300 was seen superficially, and is extended in the shape of a stripe along with scanning-line 3a, and the part which laps with TFT30 has projected it under drawing 2 Nakagami. And it sees superficially to the TFT30 up side on the TFT array substrate 10, the grid-like top light-shielding film (built-in light-shielding film) is constituted, and by data-line 6a prolonged, respectively and the capacity line 300 prolonged in the longitudinal direction in drawing 2, respectively carrying out a phase crossover, and forming it in the lengthwise direction in drawing 2 has prescribed the opening field which is each pixel.

[0067] As shown in <u>drawing 2</u> and <u>drawing 3</u>, bottom light-shielding film 11a is prepared in the TFT30 bottom on the TFT array substrate 10 in the shape of a grid.

[0068] Bottom light-shielding film 11a consists of the metal simple substance containing at least one of refractory metals, such as Ti, Cr, W, Ta, Mo, and Pb, an alloy, metal silicide, a polysilicon side, a thing that carried out the laminating of these like the above-mentioned like the capacity line 300 which constitutes an example of a top light-shielding film.

[0069] Moreover, in <u>drawing 3</u>, the dielectric film 75 arranged between the junction layer 71 as a capacity electrode and the capacity line 300 consists of silicon oxide film, such as comparatively thin HTO (High Temperature Oxide) film of about 5–200nm of thickness, and LTO (Low Temperature Oxide) film, or a silicon nitride film. As long as membranous dependability is fully acquired from a viewpoint which increases storage capacitance 70, a dielectric film 75 is so good that it is thin.

[0070] Moreover, it is installed in the perimeter from the image display field where pixel electrode 9a has been arranged, it connects with the constant source of potential electrically, and let the capacity line 300 be fixed potential. The constant source of potential of a positive supply or a negative supply supplied to the below-mentioned data-line drive circuit which controls the sampling circuit which supplies the below-mentioned scanning-line drive circuit and below-mentioned picture signal for supplying the scan signal for driving TFT30 to scanning-line 3a as a starting constant source of potential to data-line 6a is sufficient, and the constant potential supplied to the counterelectrode 21 of the opposite substrate 20 is also available. Furthermore, in order to avoid that the potential fluctuation does a bad influence to TFT30 also about bottom light-shielding film 11a, it is good to install in the perimeter from an image display field, and to connect with the constant source of potential like the capacity line 300.

[0071] Pixel electrode 9a is electrically connected to high concentration drain field 1e among semiconductor layer 1a through contact holes 83 and 85 by relaying the junction layer 71. namely, — this operation gestalt — the junction layer 71 — the function as a pixel potential side capacity electrode of storage capacitance 70, and the function as a light absorption layer — in addition, the function which carries out trunk connection of the pixel electrode 9a to TFT30 is achieved. Thus, if the junction layer 71 is used, even if the distance between layers is long to about 2000nm, between both is comparatively connectable good in two or more in-series contact holes of a minor diameter, avoiding the technical difficulty which connects between both in one contact hole, it becomes possible [ raising a pixel numerical aperture ], etching at the time of contact hole puncturing runs, and it is useful also to prevention.

[0072] The electro-optic device is equipped with the transparent TFT array substrate 10 and the transparent opposite substrate 20 by which opposite arrangement is carried out at this in <u>drawing 2</u> and <u>drawing 3</u>. The TFT array substrate 10 consists of for example, a quartz substrate, a glass substrate, and a silicon substrate, and the opposite substrate 20 consists of a glass substrate or a quartz substrate.

[0073] As shown in <u>drawing 3</u>, pixel electrode 9a is prepared in the TFT array substrate 10, and the orientation film 16 with which predetermined orientation processing of rubbing processing etc. was performed is formed in the bottom. Pixel electrode 9a consists of transparent conductive film, such as for example, ITO (Indium Tin Oxide) film. Moreover, the orientation film 16 consists of organic film, such

as for example, polyimide film.

[0074] On the other hand, it crosses to the opposite substrate 20 all over the, the counterelectrode 21 is formed, and the orientation film 22 with which predetermined orientation processing of rubbing processing etc. was performed is formed in the bottom. A counterelectrode 21 consists of transparent conductive film, such as for example, ITO film. Moreover, the orientation film 22 consists of organic film, such as polyimide film.

[0075] You may make it prepare the light-shielding film of the shape of the shape of a grid, and a stripe in the opposite substrate 20. It can prevent more certainly that the incident light from the opposite substrate 20 side invades into channel field 1a', low concentration source field 1b, and low concentration drain field 1c by the light-shielding film on the opposite substrate 20 concerned with the capacity line 300 and data-line 6a which constitute a top light-shielding film from taking such a configuration like the above-mentioned, furthermore, the field where incident light is irradiated to the light-shielding film on such an opposite substrate 20 at least -- high -- it serves to prevent the temperature rise of an electro-optic device by forming by the film [ \*\*\*\* ]. In addition, in this way, the light-shielding film on the opposite substrate 20 is formed so that it may be located inside the protection-from-light layer which sees superficially preferably and consists of a capacity line 300 and data-line 6a. Thereby, the effectiveness of such protection from light and temperature rise prevention is acquired by the lightshielding film on the opposite substrate 20, without lowering the numerical aperture of each pixel. [0076] Thus, between the TFT array substrates 10 and the opposite substrates 20 which have been arranged so that pixel electrode 9a and the counterelectrode 21 which were constituted may meet, the liquid crystal which is an example of electrooptic material is enclosed with the space surrounded by the below-mentioned sealant, and the liquid crystal layer 50 is formed. The liquid crystal layer 50 takes a predetermined orientation condition with the orientation film 16 and 22 in the condition that the electric field from pixel electrode 9a are not impressed. The liquid crystal layer 50 consists of liquid crystal which mixed the pneumatic liquid crystal of a kind or some kinds. It is the adhesives which consist of a photo-setting resin or thermosetting resin in order that a sealant may stick the TFT array substrate 10 and the opposite substrate 20 around those, and gap material, such as glass fiber for making distance between both substrates into a predetermined value or a glass bead, is mixed.

[0077] Furthermore, the substrate insulator layer 12 is formed in the bottom of TFT30 for pixel switching. The substrate insulator layer 12 has the function to prevent degradation of the property of TFT30 for pixel switching with the dry area at the time of polish of the front face of the TFT array substrate 10, the dirt which remains after washing, by being formed all over the TFT array substrate 10 besides the function which carries out layer insulation of TFT30 from bottom light-shielding film 11a. [0078] In drawing 3 TFT30 for pixel switching It has LDD (Lightly Doped Drain) structure. Channel field 1a' of semi-conductor layer 1a in which a channel is formed of the electric field from scanning-line 3a and concerned scanning-line 3a, 1d list of high concentration source fields of low concentration source field 1b and low concentration drain field 1c of the insulator layer 2 containing the gate dielectric film with which scanning-line 3a and semi-conductor layer 1a are insulated, and semi-conductor layer 1a, and semi-conductor layer 1a is equipped with high concentration drain field 1e.

[0079] On scanning-line 3a, the 1st interlayer insulation film 41 with which the contact hole 83 which leads to the contact hole 81 and high concentration drain field 1e which lead to 1d of high concentration source fields was punctured respectively is formed.

[0080] On the 1st interlayer insulation film 41, the junction layer 71 and the capacity line 300 are formed, and the 2nd interlayer insulation film 42 with which the contact hole 81 and contact hole 85 which lead to 1d of high concentration source fields and the junction layer 71, respectively were punctured respectively is formed on these.

[0081] In addition, with this operation gestalt, activation of the ion poured into the polish recon film which constitutes semi-conductor layer 1a and scanning-line 3a may be attained by performing 1000-degree C baking to the 1st interlayer insulation film 41. On the other hand, you may make it aim at

relaxation of the stress produced near the interface of the capacity line 300 by not performing such baking to the 2nd interlayer insulation film 42.

[0082] Data-line 6a is formed on the 2nd interlayer insulation film 42, and the 3rd interlayer insulation film 43 with which the contact hole 85 which leads to the junction layer 71 was formed is formed on these. Pixel electrode 9a is prepared in the top face of the 3rd interlayer insulation film 43 constituted in this way.

[0083] Especially with this operation gestalt, it is easing that a level difference arises to the field in alignment with data-line 6a and scanning-line 3a in the substrate side (namely, front face of the 3rd interlayer insulation film 43) of pixel electrode 9a by carrying out flattening processing of the front face of the 3rd interlayer insulation film 43 by carrying out the laminating of the conductive layer of many predetermined patterns, as shown in <u>drawing 3</u>. for example, the thing to grind by CMP (Chemical Mechanical Polishing) processing etc. — or it is easing by forming in Taira and others using organic [SOG] (Spin On Glass). Thus, a poor image, such as poor orientation of the liquid crystal which finally originated in the level difference, can be reduced by easing the level difference between the field where wiring, a component, etc. exist, and the field not existing. However, it replaces with the 3rd interlayer insulation film 43 in this way performing flattening processing, or in addition, at least one of the TFT array substrate 10, the substrate insulator layer 12, the 1st interlayer insulation film 41, and the 2nd interlayer insulation films 42 may be trenched, and flattening processing may be performed by embedding wiring and the TFT30 grade of data-line 6a etc.

[0084] Next, the configuration and the operation effectiveness of envelopment section 3b of scanning-line 3a in the operation gestalt of the electro-optic device mentioned above with reference to <u>drawing 6</u> from <u>drawing 4</u> are explained in full detail. It is the top view which <u>drawing 4</u> extracts the scanning-line 3a part which contains envelopment section 3b among <u>drawing 2</u> here with semi-conductor layer 1a (a drawing middle point line shows), and is shown in it, <u>drawing 5</u> is the C-C' sectional view of <u>drawing 4</u>, and <u>drawing 6</u> is the D-D' sectional view of <u>drawing 4</u>. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, scales are made to have differed for each class or every each part material in <u>drawing 5</u> and <u>drawing 6</u>.

[0085] As shown in drawing 6 from drawing 4, with the 1st operation gestalt, envelopment section 3b is installed so that the whole semi-conductor layer 1a which includes a contact hole puncturing field (namely, field where contact holes 83 and 81 were punctured, respectively) etc. in a channel field 1a list may be surrounded from the main track section of scanning-line 3a in the part which saw superficially and separated only from predetermined distance along with scanning-line 3a from channel field 1a'.

[0086] Furthermore, as shown in drawing 5 and drawing 6, the capacity line 300 and data-line 6a are built by the semi-conductor layer 1a bottom as a top light-shielding film like the above-mentioned, and bottom light-shielding film 11a is built by the channel field 1a' bottom.

[0087] Therefore, since the configuration which pinches semi-conductor layer 1a between bottom light-shielding film 11a with a comparatively small distance between layers and a top light-shielding film is obtained, to a light perpendicular to a substrate side, the fundamental very high protection-from-light engine performance is obtained. And incident light and return light which advance aslant to a substrate side as especially shown in drawing 6 R> 6, Also when the light L1 of slant, such as internal reflection light based on these and multiple echo light, occurs in a list, the part is the preceding paragraph story which reaches semi-conductor layer 1a, and attenuation of it is attained even at the light L2 of low light reinforcement by light absorption or a light reflex not only the main track section of scanning-line 3a but according to envelopment section 3b especially, under the present circumstances, the thing to shade by envelopment section 3b by which the distance between layers from semi-conductor layer 1a is arranged in a very small location — and the protection from light concerned can be performed very effectively by shading also to the light L1 which inclined in which direction by envelopment section 3b.

[0088] Since semi-conductor layer 1a including the contact hole puncturing field where contact holes 81 and 83 were punctured especially with the 1st operation gestalt is surrounded, generally light may raise

the protection-from-light engine performance in leakage, the cone contact hole 81, and the 83 neighborhoods. And since semi-conductor layer 1a is formed in the same width of face as the width of face of channel field 1a including the contact hole puncturing field, in the location which saw superficially and approached semi-conductor layer 1a comparatively, a flat-surface configuration can cover the perimeter of semi-conductor layer 1a by rectangular envelopment section 3b.

[0089] With a \*\*\*\* 1 operation gestalt, since various light-shielding films are performing protection from light to TFT30 from the upper and lower sides as shown in <u>drawing 2</u> and <u>drawing 3</u>, it is thought here that there is no need of preparing envelopment section 3b in scanning-line 3a. However, incident light contains the slanting light which carries out incidence from across to a substrate 10. For example, the incident angle contains the component from which even ten – about 15 degrees shift [ perpendicular ] about 10%. Furthermore, generally return light contains the slanting light to which the include angle was attached more. For this reason, it is reflected on the top face of a substrate 10, the top face of bottom light-shielding film 11a, etc., or slanting light is reflected on the inferior surface of tongue of a top light-shielding film etc., these are further reflected by other interfaces in the electro-optic device concerned, and internal reflection light and multiple echo light are generated. Therefore, it can be said that the effectiveness of protection from light by envelopment section 3b which shades by the side of semi-conductor layer 1a like this operation gestalt is large since the light L1 (refer to <u>drawing 6</u>) of the slant which advances through the clearance between both even if it has various light-shielding films up and down of TFT30 may exist.

[0090] In the configuration temporarily shown in <u>drawing 6</u>, if envelopment section 3b did not exist, since it is reflected by the inside of storage capacitance 70 and the slanting light L1 reaches semiconductor layer 1a, generating of optical leakage current will become remarkable.

[0091] As explained with reference to <u>drawing 6</u> from <u>drawing 4</u> above, according to the electro-optic device of this operation gestalt, by preparing envelopment section 3b, even if it is under a severe condition in which lightfastness is raised and powerful incident light and return light carry out incidence, the switching control of the pixel electrode 9a can be carried out good by TFT30 by which optical leakage current was reduced, and, finally, the bright image of high contrast can be displayed.

[0092] In addition, the additional process is unnecessary in order that it may form envelopment section 3b from the same film as scanning-line 3a with this operation gestalt, since envelopment section 3b becomes in one.

[0093] In addition, with this operation gestalt explained above, although envelopment section 3b is formed in both by the side of the source and a drain to each channel field 1a', even if it forms only in one of the two, a certain amount of similar effectiveness is acquired. For example, what is necessary is to prepare only one of the two envelopment section 3b, without adding unreasonableness to a layout, when it is difficult to form envelopment section 3b in both by the side of the source and a drain in view of arrangement of wiring in the perimeter of semi-conductor layer 1a, a component, etc.

[0094] Furthermore, although TFT30 for pixel switching has LDD structure with the operation gestalt explained above as preferably shown in <u>drawing 3</u>, you may be TFT of the self aryne mold which may have the offset structure which does not drive an impurity into low-concentration source field 1b and low-concentration drain field 1c, drives in an impurity by high concentration by using as a mask the gate electrode which consists of a part of scanning-line 3a, and forms the high-concentration source and a drain field in self align. Moreover, although considered as the single gate structure which has arranged one gate electrode of TFT30 for pixel switching among 1d [ of high concentration source fields ], and high concentration drain field 1e with this operation gestalt, two or more gate electrodes may be arranged among these. Thus, if TFT is constituted above the dual gate or the triple gate, the leakage current of a joint with a channel, the source, and a drain field can be prevented, and the current at the time of OFF can be reduced.

[0095] (The 2nd operation gestalt) Next, the electro-optic device in the 2nd operation gestalt of this invention is explained with reference to <u>drawing 10</u> from <u>drawing 7</u>. Equal circuits, such as various

components in the 2nd operation gestalt and wiring, are the same as that of the case of the 1st operation gestalt shown in drawing 1, and are the same as that of the case of the 1st operation gestalt shown in drawing 2 also about the flat-surface configuration of two or more pixel groups. Drawing 7 is the A-A' sectional view of drawing 2 in the 2nd operation gestalt, and drawing 8 is the top view extracting and showing the scanning-line 3a part containing envelopment section 3b' with semiconductor layer 1a (a drawing middle point line shows) and slot 12cv (the slash in drawing shows). Drawing 9 is the C-C' sectional view of drawing 8, and drawing 10 is the D-D' sectional view of drawing 8. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing, scales are made to have differed for each class or every each part material in drawing 7, drawing 9, and drawing 10.

[0096] As shown in <u>drawing 10</u> from <u>drawing 7</u>, along with data-line 6a, slot 12cv is dug in both the sides of semi-conductor layer 1a by the substrate insulator layer 12, and lobe 3c projected toward the substrate from the main track section [ of scanning-line 3a ] and envelopment section 3b' bottom is prepared in slot 12cv at it. That is, with this operation gestalt, a part of scanning-line 3a is installed as lobe 3c. About other configurations, it is the same as that of the case of the 1st operation gestalt mentioned above.

[0097] Therefore, according to the 2nd operation gestalt, since lobe 3c projected toward the substrate 10 is included, the main track section of scanning-line 3a and lobe 3c become possible [ adding channel field 1a' and its adjoining field to envelopment section 3a, and covering them in three dimensions by lobe 3c ], and the protection-from-light engine performance is raised further.

[0098] As shown in drawing 9, also when the light L3 of slant, such as internal reflection light based on these and multiple echo light, more specifically occurs in the incident light which advances aslant to a substrate side and return light, and a list, the part is the preceding paragraph story which reaches semiconductor layer 1a, and attenuation of it is attained even at the light L4 of low light reinforcement by the light absorption or the light reflex especially by lobe 3c. As shown in drawing 10, also when similarly the slanting light L5 occurs, the part is the preceding paragraph story which reaches semi-conductor layer 1a, and attenuation of it is attained even at optical L6 of low light reinforcement by the light absorption or the light reflex especially by lobe 3c. Under the present circumstances, the protection from light concerned can be performed very effectively by shading by envelopment section 3b' and lobe 3c by which the distance between layers from semi-conductor layer 1a is arranged in a very small location.

[0099] Moreover, if scanning-line 3a and its envelopment section 3b' are formed by carrying out the laminating of the polish recon film etc. after digging slot 12cv in the substrate insulator layer 12 in the part in which lobe 3c should be prepared according to the 2nd operation gestalt, lobe 3c can be formed easily.

[0100] In addition, with the 2nd operation gestalt, bottom light-shielding film 11a does not reach, and lobe 3c does not touch bottom light-shielding film 11a. For this reason, even if bottom light-shielding film 11a is the electric conduction film, that potential fluctuation can carry out before-it-happens prevention of the bad influence which it has on scanning-line 3a.

[0101] In addition to envelopment section 3b', lobe 3c is prepared to scanning-line 3a, but envelopment section 3b' may be deleted, and scanning-line 3a may consist of 2nd operation gestalten explained above so that it may consist only of the main track section prolonged in the shape of a straight line, and its lobe. Thus, if a lobe compares only a part without the envelopment section with the case where it is the scanning line not existing although the protection-from-light engine performance falls when constituted, as for the protection-from-light engine performance, only the part in which the main track section of scanning-line 3a has a lobe will be improved.

[0102] In addition, in the 2nd operation gestalt, slot 12cv may be dug along with all of envelopment section 3b', and lobe 3c may be formed over all of envelopment section 3b'.

[0103] Moreover, in the 2nd operation gestalt, although it is prepared so that envelopment section 3b'

may project on the substrate insulator layer 12, you may form in the protrusion only below the front face of the substrate insulator layer 12, without the ability projecting on the substrate insulator layer 12. This can be easily formed, if the resist is formed in envelopment section 3b' with the photo mask at the time of forming scanning—line 3a. In addition, this configuration is employable as all the operation gestalten of this invention.

[0104] (The 3rd operation gestalt) Next, the electro-optic device in the 3rd operation gestalt of this invention is explained with reference to <u>drawing 11</u>. <u>Drawing 11</u> is the sectional view of the 3rd operation gestalt in the part corresponding to the C-C' cross section of <u>drawing 8</u>.

[0105] The point that the 3rd operation gestalt has the deep depth of slot 12cv' dug in the substrate insulator layer 12, and the tip of lobe 3c' of scanning-line 3a touches bottom light-shielding film 11a, Bottom light-shielding film 11a' is divided by every scanning-line 3a, for example, unlike the 2nd operation gestalt mentioned above, the point that two or more stripe-like bottom light-shielding film 11a in alignment with scanning-line 3a is prepared is the same as that of the case of the 2nd operation gestalt about other configurations.

[0106] Therefore, according to the 3rd operation gestalt, space between the body sections of scanning-line 3a which functions as bottom light-shielding film 11a' with a comparatively small distance between layers and a light-shielding film is made into the space partially closed at least by lobe 3c', and the configuration by which semi-conductor layer 1a has been arranged in this space is obtained. For this reason, the very high protection-from-light engine performance is obtained to the light of the slant which inclines in the direction of either.

[0107] In addition, with the 3rd operation gestalt, since it consists of electric conduction film, bottom light-shielding film 11a can be used as redundancy wiring of scanning-line 3a. However, it is also possible to constitute bottom light-shielding film 11a from an insulator layer.

[0108] (The 4th operation gestalt) Next, the electro-optic device in the 4th operation gestalt of this invention is explained with reference to <u>drawing 12</u>. <u>Drawing 12</u> is the sectional view of the 4th operation gestalt in the part corresponding to the C-C' cross section of <u>drawing 8</u>.

[0109] Unlike the 3rd operation gestalt mentioned above, the point of the 4th operation gestalt that scanning—line 3a consists of multilayers is the same as that of the case of the 3rd operation gestalt about other configurations. More specifically, it comes to carry out the laminating of the conductive polish recon film 31 on which scanning—line 3a functions also as a light absorption layer, and the light—shielding film 32 which consists of a conductive metal membrane containing a refractory metal to this order. For this reason, the light L7 of the slant from a top is reflected or absorbed by the light—shielding film 32. And especially the light L8 of the slant from the bottom is partially absorbed at least with the polish recon film 31.

[0110] Therefore, according to the 4th operation gestalt, scanning-line 3a which consists of a layered product enables it to raise the protection-from-light engine performance by lobe 3c' and envelopment section 3b, without reducing most gate electrodes or functions of scanning-line original. In addition, also in the 4th operation gestalt, since it consists of electric conduction film, bottom light-shielding film 11a can be used as redundancy wiring of scanning-line 3a. However, it is also possible to constitute bottom light-shielding film 11a from an insulator layer. Moreover, it is good also considering scanning-line 3a as metal wiring.

[0111] (The 5th operation gestalt) Next, the electro-optic device in the 5th operation gestalt of this invention is explained with reference to <u>drawing 13</u>. <u>Drawing 13</u> is the sectional view of the 4th operation gestalt in the part corresponding to the C-C' cross section of <u>drawing 8</u>.

[0112] Unlike the 3rd operation gestalt mentioned above, the point of the 5th operation gestalt that scanning-line 3a consists of multilayers is the same as that of the case of the 3rd operation gestalt about other configurations. More specifically, it comes to carry out the laminating of the light-shielding film 33 which consists of a conductive metal membrane on which scanning-line 3a may function as a gate electrode, and the conductive polish recon film 34 which functions also as a light absorption layer

to this order. For this reason, especially the light 9 of the slant from a top is partially absorbed at least with the polish recon film 34. And the light 10 of the slant from the bottom is reflected or absorbed by the light-shielding film 33.

[0113] Therefore, according to the 5th operation gestalt, scanning-line 3a which consists of a layered product enables it to raise the protection-from-light engine performance by lobe 3c' and envelopment section 3b, without reducing most gate electrodes or functions of scanning-line original. In addition, also in the 5th operation gestalt, since it consists of electric conduction film, bottom light-shielding film 11a can be used as redundancy wiring of scanning-line 3a. However, it is also possible to constitute bottom light-shielding film 11a from an insulator layer.

[0114] In addition, also in the 1st to 3rd operation gestalt mentioned above, scanning-line 3a which consists of monolayer film may consist of conductive metal membranes which may function as a gate electrode.

[0115] (Deformation gestalt) Next, the deformation gestalt of this invention is explained with reference to drawing 14. It is the top view which drawing 14 (a), (b), (c), (d), (e), and (f) extract the scanning-line 3a part containing envelopment section 3b in a deformation gestalt here with semi-conductor layer 1a (a drawing middle point line shows), respectively, and is shown.

[0116] In a deformation gestalt, as shown in <u>drawing 14</u> (a), (b), (c), and (d), respectively, 1 or two or more parts are missing, and envelopment section 3b is seen superficially and is not surrounding semiconductor layer 1a completely. About other configurations, it is the same as that of either of the various operation gestalten mentioned above. Thus, if envelopment section 3b is missing, the protection-from-light engine performance will fall, but if envelopment section 3b compares with the electro-optic device which does not exist at all, as for the protection-from-light engine performance, only the part in which envelopment section 3b exists is improved.

[0117] Moreover, like the modification shown in drawing 14 (e), it may replace with the contact holes 81 and 83 narrower than the width of face of semi-conductor layer 1a of drawing 14 (d), and the contact holes 181 and 183 larger than width of face may be punctured to semi-conductor layer 1a. That is, semi-conductor layer 1a concerned and data-line 6a, and the junction layer 71 are connectable with the contact holes [ in this way ] 181 and 183 broader than semi-conductor layer 1a. According to this configuration, although contact resistance of contact holes 181 and 183 becomes to some extent large, since a drive current is somewhat satisfactory at least compared with the transistor for a drive, a pixel transistor does not become especially a problem. Furthermore, you may make it form the broad sections 281 and 283 in semi-conductor layer 1a like the deformation gestalt shown in drawing 14 (f) in the field to which such big contact holes 181 and 183 are punctured, respectively. Moreover, also in drawing 14 (e) and (f), you may make it the configuration surrounding a perimeter. Moreover, you may make it the configuration which cuts the part. Slot 12cv may be formed similarly.

[0118] In addition, in the 1st to 2nd [ which was explained above ] operation gestalt, as shown in drawing 15 (a), the top light-shielding film of the shape of a grid which sees superficially and consists of dataline 6a and a capacity line 300 has a profile larger than grid-like bottom light-shielding film 11a, and bottom light-shielding film 11a has a thing more desirable than envelopment section 3b with a large profile. or — the above — having explained — the — three — from — the — five — operation — a gestalt — setting — drawing 15 — (— b —) — being shown — as — superficial — seeing — the data line — six — a — and — capacity — a line — 300 — from — becoming — a grid — \*\* — a top — a light-shielding film — the scanning line — meeting — dividing — having had — a stripe — \*\* — the bottom — a light-shielding film — 11 — a — " — a profile — large — and bottom light-shielding film 11a" — envelopment section 3b — a thing with a large profile — being desirable. Thus, if constituted, the component which escapes from the side of a top light-shielding film among the light which carried out incidence from the upper part, and is reflected on the top face of bottom light-shielding film 11a or 11a" can be reduced, and the internal reflection light or multiple echo light which consists of incident light from the upper part can be reduced as much as possible. on the other hand — the bottom — a

light-shielding film -- 11 -- a -- or -- 11 -- a -- " -- envelopment -- the section -- three -- b -- a profile -- being large -- since -- a lower part -- from -- incidence -- having carried out -- light -inside -- the bottom -- a light-shielding film -- 11 -- a -- or -- 11 -- a -- " -- the side -- escaping -- envelopment -- the section -- three -- b -- incidence -- carrying out -- a component -- as much as possible -- it can decrease. And about the component (namely, internal reflection light or multiple echo light which consists of return light) which escapes from the side of bottom light-shielding film 11a or 11a" among the light put ON from the lower part, and is reflected on the inferior surface of tongue of a top light-shielding film, it can decrease by envelopment section 3b. [0119] (The whole electro-optic device configuration) The whole electro-optic device configuration in each operation gestalt constituted as mentioned above is explained with reference to drawing 16 and drawing 17. In addition, drawing 16 is the top view which looked at the TFT array substrate 10 from the opposite substrate 20 side with each component formed on it, and drawing 1717 is a H-H' sectional view of drawing 16. [0120] In drawing 16, on the TFT array substrate 10, the sealant 52 is formed along the edge and the light-shielding film 53 as a frame which specifies the circumference of image display field 10a is formed in parallel to the inside. The data-line drive circuit 101 and the external circuit connection terminal 102 which drive data-line 6a by supplying a picture signal to data-line 6a to predetermined timing are prepared in the field of the outside of a sealant 52 along with one side of the TFT array substrate 10, and the scanning-line drive circuit 104 which drives scanning-line 3a is formed along with two sides which adjoin this one side by supplying a scan signal to scanning-line 3a to predetermined timing. If the scan signal delay supplied to scanning-line 3a does not become a problem, the thing only with one side sufficient [ the scanning-line drive circuit 104 ] cannot be overemphasized. Moreover, the data-line drive circuit 101 may be arranged on both sides along the side of image display field 10a. Furthermore, two or more wiring 105 for connecting between the scanning-line drive circuits 104 established in the both sides of image display field 10a is formed in one side in which the TFT array substrate 10 remains. Moreover, in at least one place of the corner section of the opposite substrate 20, the flow material 106 for taking a flow electrically between the TFT array substrate 10 and the opposite substrate 20 is formed. And as shown in drawing 17, the opposite substrate 20 with the almost same profile as the sealant 52 shown in drawing 16 has fixed to the TFT array substrate 10 by the sealant 52 concerned. [0121] In addition, on the TFT array substrate 10, the inspection circuit for inspecting the sampling circuit which impresses a picture signal to two or more data-line 6a to predetermined timing, the precharge circuit which precedes the precharge signal of a predetermined voltage level with a picture signal, and supplies it to two or more data-line 6a respectively, the quality of the electro-optic device concerned at the manufacture middle or the time of shipment, a defect, etc. in addition to these dataline drive circuits 101 and scanning-line drive circuit 104 grade etc. may be formed. [0122] You may make it connect with LSI for a drive mounted on the TAB (Tape Automated bonding) substrate instead of forming the data-line drive circuit 101 and the scanning-line drive circuit 104 on the TFT array substrate 10 electrically and mechanically through the anisotropy electric conduction film prepared in the periphery of the TFT array substrate 10 with the operation gestalt explained with reference to drawing 17 from drawing 1 above. Moreover, according to the exception of modes of operation, such as TN (Twisted Nematic) mode, VA (Vertically Aligned) mode, and PDLC (Polymer Dispersed Liquid Crystal) mode, and the no MARI White mode / NOMA reeve rack mode, a polarization film, a phase contrast film, a polarizing plate, etc. are respectively arranged in a predetermined direction at the side in which the outgoing radiation light of the side in which the incident light of the opposite substrate 20 carries out incidence, and the TFT array substrate 10 carries out outgoing radiation. [0123] Since the electro-optic device in the operation gestalt explained above is applied to a projector, the electro-optic device of three sheets will be respectively used as a light valve for RGB, and

incidence of the light of each color respectively decomposed through the dichroic mirror for RGB color separation will be respectively carried out to each light valve as incident light. Therefore, with each

operation gestalt, the color filter is not prepared in the opposite substrate 20. However, the color filter of RGB may be formed in the predetermined field which counters pixel electrode 9a on the opposite substrate 20 with the protective coat. If it does in this way, the electro-optic device in each operation gestalt is applicable about the color electro-optic device of direct viewing types other than a projector, or a reflective mold. Moreover, a micro lens may be formed so that it may correspond 1 pixel on [ one ] the opposite substrate 20. Or it is also possible to form a color filter layer in the bottom of pixel electrode 9a which counters RGB on the TFT array substrate 10 by a color resist etc. If it does in this way, a bright electro-optic device is realizable by improving the condensing effectiveness of incident light. Furthermore, the die clo IKKU filter which makes a RGB color using interference of light by depositing the interference layer to which the refractive index of many layers is different on the opposite substrate 20 again may be formed. According to this opposite substrate with a die clo IKKU filter, a brighter color electro-optic device is realizable.

[0124] This invention is not restricted to the operation gestalt mentioned above, and can be suitably changed in the range which is not contrary to the summary or thought of invention which can be read in a claim and the whole specification, and the electro-optic device accompanied by such modification and its manufacture approach are also included in the technical range of this invention.

[Translation done.]

#### \* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

## **DESCRIPTION OF DRAWINGS**

[Brief Description of the Drawings]

[Drawing 1] They are equal circuits established in two or more pixels of the shape of a matrix which constitutes the image display field in the electro-optic device of the 1st operation gestalt of this invention, such as various components and wiring.

[Drawing 2] It is the top view of two or more pixel groups where the TFT array substrate with which the data line in the electro-optic device of the 1st operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other.

[Drawing 3] It is the A-A' sectional view of drawing 2 in the 1st operation gestalt.

[Drawing 4] It is the top view extracting and showing a lobe and a semi-conductor layer among drawing  $\underline{2}$ .

[Drawing 5] It is the C-C' sectional view of drawing 4.

[Drawing 6] It is the D-D' sectional view of drawing 4.

[Drawing 7] It is the sectional view of the part corresponding to the A-A' cross section of drawing 2 in the electro-optic device of the 2nd operation gestalt of this invention.

[Drawing 8] It is the top view extracting and showing the lobe and semi-conductor layer in the 2nd operation gestalt.

[Drawing 9] It is the C-C' sectional view of drawing 8.

[Drawing 10] It is the D-D' sectional view of drawing 8.

[Drawing 11] It is the sectional view of the part corresponding to the C-C' cross section of drawing 8 in the electro-optic device of the 3rd operation gestalt of this invention.

[Drawing 12] It is the sectional view of the part corresponding to the C-C' cross section of drawing 8 in the electro-optic device of the 4th operation gestalt of this invention.

[Drawing 13] It is the sectional view of the part corresponding to the C-C' cross section of drawing 8 in the electro-optic device of the 5th operation gestalt of this invention.

[Drawing 14] It is the top view extracting and showing the lobe and semi-conductor layer in various deformation gestalten.

[Drawing 15] It is the top view showing the desirable size relation between the top light-shielding film in each operation gestalt, the envelopment section, and a bottom light-shielding film.

[Drawing 16] It is the top view which looked at the TFT array substrate in the electro-optic device of an operation gestalt from the opposite substrate side with each component formed on it.

[Drawing 17] It is the H-H' sectional view of drawing 16.

## [Description of Notations]

1a -- Semi-conductor layer

1a' -- Channel field

1b -- Low concentration source field

1c -- Low concentration drain field

1d -- High concentration source field

1e -- High concentration drain field

2 -- Insulator layer

3a -- Scanning line

3b -- Envelopment section

3c -- Lobe

6a -- Data line

9a -- Pixel electrode

10 -- TFT array substrate

11a -- Bottom light-shielding film

12 -- Substrate insulator layer

12cv(s) -- Slot

16 -- Orientation film

20 -- Opposite substrate

21 -- Counterelectrode

22 -- Orientation film

30 -- TFT

50 -- Liquid crystal layer

70 — Storage capacitance

71 -- Junction layer

75 -- Dielectric film

81, 83, 85 -- Contact hole

300 -- Capacity line

## [Translation done.]